



8轴 / 4轴 / 2轴运动控制LSI

X7083A / X7043A / X7023A

用户手册 Rev.2.2

株式会社 キョーパル

MNLX7000A_Rev.2.2_中文_190626

1. X7083A/X7043A/X7023A的概要	2
1-1 序言	2
1-2 特点	2
1-3 模块图	4
1-3-1 整体模块图及输出输入信号	4
1-3-2 # 1 ~ 8 轴电路模块图	4
1-4 规格一览	5
1-5 包装外形图	6
1-5-1 X7083A	6
1-5-2 X7043A	7
1-5-3 X7023A	8
1-6 引脚配置及端子说明	9
1-6-1 端子说明	9
1-6-2 引脚配置	15
1-6-3	16
1-7 系统结构	17
1-8 和CPU的交互案例	18
1-8-1 和Z80的交互案例	18
1-8-2 和68000的交互案例	18
2. 地址分配和数据的读写	19
2-1 地址分配表	19
3. 指令的种类与功能	20
3-1 指令的写入	20
3-2 指令一览	20
4. 关于各类寄存器和内部计数器	26
4-1 寄存器和计数器一览	26
4-2 寄存器和计数器的读取与写入	27
4-2-1 1字节寄存器的读写	27
4-2-2 2字节寄存器的读写	27
4-2-3 3字节寄存器和计数器的读写	27
4-2-4 4字节计数器的读写	27

5. 有关脉冲输出的各类参数 28

5-1 参数种类	28
5-1-1 频率倍数设定寄存器 (R0 寄存器)	28
5-1-2 输出脉冲数设定寄存器 (R1 寄存器)	28
5-1-3 开始减速点设定寄存器 (R2 寄存器)	28
5-1-4 启动频率设定寄存器 (R3 寄存器)	28
5-1-5 最高频率设定寄存器 (R4 寄存器)	28
5-1-6 加速率设定寄存器 (R5 寄存器)	29
5-1-7 减速率设定寄存器 (R6 寄存器)	29
5-1-8 S曲线加减速段设定寄存器 (R7 寄存器)	29
5-1-9 直线插补基数设定寄存器 (R8 寄存器)	29
5-2 参数的计算公式	30

6. 关于初始设定寄存器 31

6-1 各初始设定寄存器的功能	31
6-1-1 脉冲输出初始设定寄存器	31
6-1-2 编码器输出输入的初始设定寄存器	32
6-1-3 计数器 A、B 初始设定寄存器	32
6-1-4 输入的初始设定寄存器	33
6-1-5 输入逻辑的初始设定寄存器 I、II	34
6-1-6 输入文件夹的初始设定寄存器 (F)	34
6-1-7 输出的初始设定寄存器	35
6-1-8 输出逻辑的初始设定寄存器	35

7. 关于控制模式寄存器 36

7-1 各控制模式寄存器的功能	36
7-1-1 动作控制模式设定寄存器	36
7-1-2 计数器 A、B 的控制寄存器	38
7-1-3 CLR 输出控制模式寄存器	38
7-1-4 比较器控制模式设定寄存器	39

8. 关于中断功能 40

8-1 各类中断屏蔽寄存器	40
8-1-1 脉冲振荡中断屏蔽寄存器	40
8-1-2 计数器中断屏蔽寄存器	40
8-1-3 传感器中断屏蔽寄存器	41
8-1-4 比较器中断屏蔽寄存器	41
8-2 各类中断标志寄存器.....	42
8-2-1 脉冲振荡中断标志寄存器	42
8-2-2 计数器中断标志寄存器	42
8-2-3 传感器中断标志寄存器	43
8-2-4 比较器中断标志寄存器	43

9. 关于状态寄存器 44

9-1 主状态寄存器.....	44
9-1-1 动作状态寄存器.....	44
9-1-2 中断状态寄存器.....	44
9-1-3 中断轴状态寄存器	45
9-2 辅助状态寄存器.....	46
9-2-1 传感器状态寄存器	46
9-2-2 正常停止因子状态寄存器	47
9-2-3 错误停止因子状态寄存器	47
9-2-4 通用输入状态寄存器.....	48
9-2-5 比较器状态寄存器	48

10. 软件示例 49

10-1 初始设定	49
10-2 控制模式设定	51
10-3 参数设定	53
10-4 表驱动	56
10-5 原点复位动作.....	58
10-6 直线插补驱动	63
10-6-1 软件的注意点	63
10-6-2 直线插补驱动的流程.....	64

11. 电气特性 68

11-1 输入最大额定值 (V _{ss} =0V)	68
11-2 推荐动作条件 (V _{ss} =0V)	68
11-3 DC 特性	69
11-3-1 DC 特性 (V _{dd} IO=5V±10%、T _a =-40 ~ +85 °C)	69
11-3-2 DC 特性 (V _{dd} IO=3.3V±10%、T _a =-40 ~ +85 °C)	70
11-4 投切特性	71
11-4-1 CPU 接口	71
11-4-2 CPU 接口	71
11-4-3 编码器接口	72
11-4-4 输出输入接口	74

12. 本产品焊接封装时的注意事项 75

13. 修订履历 76

- 本产品中不使用影响环境的主要化学物质，详情如下 -

1. 本产品符合欧洲修订版RoHs指令（2011/65/EU）。
 2. 本产品符合欧洲包装材料指令（94/62/EC）、美国包装材料法规。
 3. 在本产品的制造工序中，未使用下述臭氧层破坏物质。
 - 蒙特利尔议定书 附录 A , B , E ,C- II ,C- III中记载的物质
 - 氟里昂替代品（蒙特利尔议定书 附录 C- I）
 4. 本产品未使用下述化学物质。
 - 石棉
 - 紫外线吸收剂
 - 2-(2H-1, 2, 3-苯并三唑-2-基)-4, 6-二叔丁基苯酚
 - 四氯邻苯二甲酸酐、六氯苯（HCB）(118-74-1)
 5. 本产品中未包含或残留有PFOS。
-

1. X7083A/X7043A/X7023A的概要

1-1 序言

X7083A/X7043A/X7023A是针对脉冲列输入型伺服马达和步进马达，进行速度控制和定位控制的脉冲发生LSI系统。X7083A、X7043A、X7023A可分别实施8轴、4轴和2轴控制。

其内部构造包含了，S曲线或直线加减速脉冲发生器、直线插补分频器、由梯形波或三角波驱动的自动减速点计算器、2个可用作当前位置计数器或偏差计数器的多功能计数器以及编码器输入比较器、原点复位传感器接口、极限传感器接口、伺服驱动接口、8字节通用输入和8字节通用输出端口。

由于备有和主机CPU之间的接口，因此可用作辅助LSI。

1-2 特点

◇ CPU接口

- 对象电脑 英特尔第八代处理器、68K系列处理器等
- 地址占有空间 X7083A： 6bit (64 字节)、X7043A： 5 bit(32 字节)、X7023A： 4 bit(16 字节)
- 数据位宽 8 bit

◇ 驱动命令

- 表驱动
- 连续脉冲驱动
- 原点复位驱动
- 传感器定位驱动

◇ 驱动模式

- 加减速模式 S 曲线(正弦、抛物线)、直线
- 减速开始点 自动计算、操作手册设定、补偿设定
- 同步模式 多轴直线插补、开始同步

◇ 编码计数器

- 计数器个数 各轴2个
- 比特长度 24 bit、32 bit切换式
- 计数器输入 内部脉冲单独、外部输入脉冲单独、内部脉冲和外部输入脉冲

◇ 编码比较器输入

- 通道数 1 通道
- 输入形态 2 时钟脉冲、相位相差90度° 的二相时钟
- 倍频 1 倍频、2 倍频、4 倍频

- ◇比较器
 - 比特长度 24bit
 - 比较对象 寄存器与计数器、计数器与计数器
 - 比较方式 =、>
 - 比较输出 1点(=或>)仅X7043A、X7023A

- ◇I/O
 - 输入 8点
 - 输出 8点

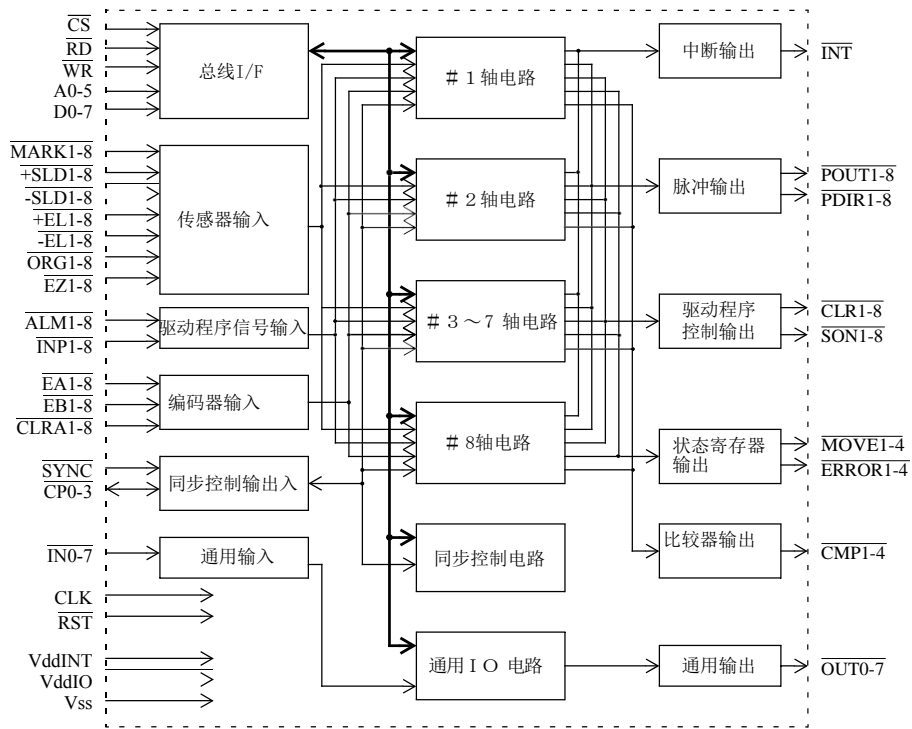
- ◇其他
 - 按加速、减速区分的设定功能
 - 计时器功能
 - 输入文件夹功能
 - 中断功能
 - 输入输出逻辑转换
 - 各种状态功能

- ◇模块 20.0MHz(MAX)、推荐 16.384MHz 或 19.6608MHz
- ◇技术 CMOS
- ◇电源 内部电压:3.3V±10% IO 电压:5V±10% 或 3.3V±10%
- ◇运行温度范围 -40 ~ +85 °C
- ◇封装
 - X7083A 208pin LQFP 28×28×1.7、0.5 间距(mm)
 - X7043A 144pin LQFP 20×20×1.7、0.5 间距(mm)
 - X7023A 100pin TQFP 14×14×1.2、0.5 间距(mm)
 规格: 无铅&无卤素

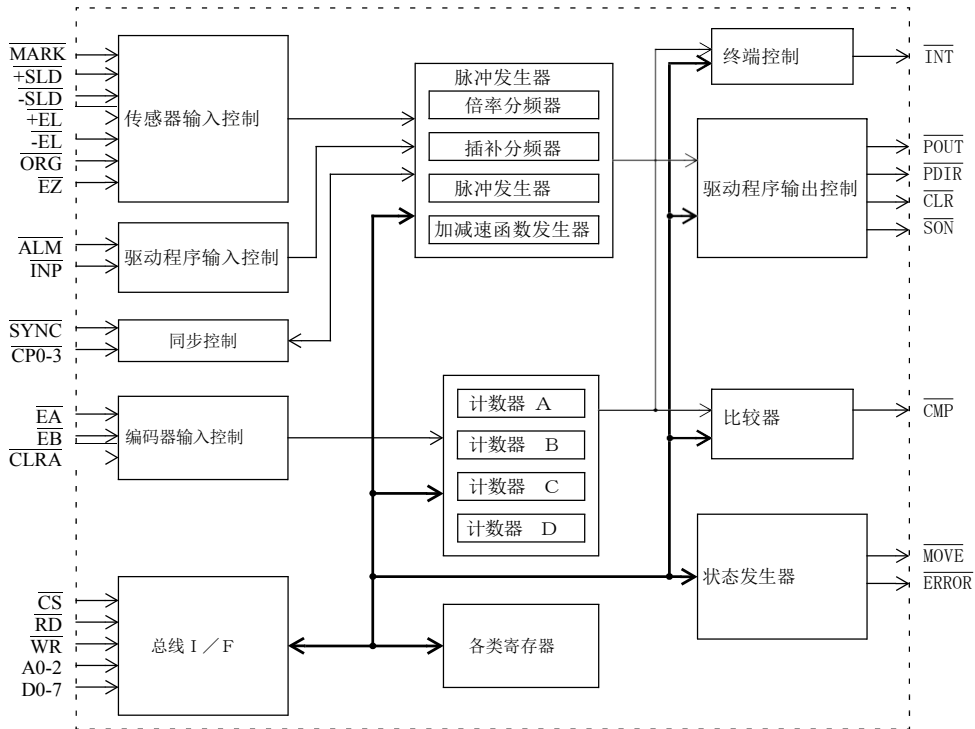
1-3 模块图

图 1-1: 模块图

1-3-1 整体模块图及输出输入信号



1-3-2 # 1 ~ 8 轴电路模块图



X7083A 为 0 ~ A5, X7043A 为 0 ~ A4, X7023A 为 0 ~ A3。
 仅X7043A, X7023A中, 含有CP0-3、MOVE、ERROR、CMP。
 X7083A 为#1 ~ 8 轴, X7043A为#1 ~ 4 轴, X7023A 为#1 ~ 2 轴。

1-4 规格一览

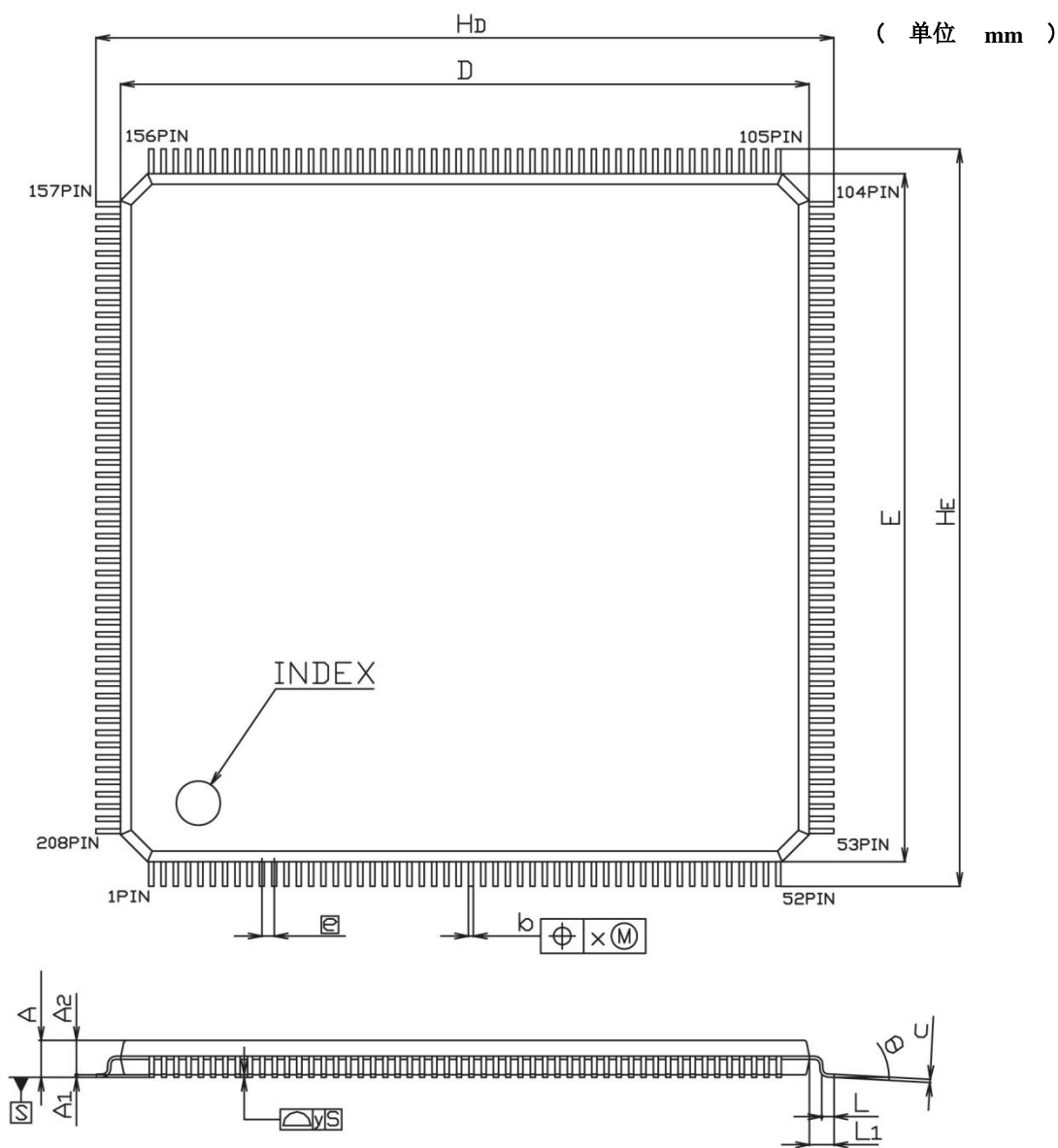
表 1-1: 规格一览

项目	内容
电源电压	内部电压 3.3V±10% IO 电压 5V±10% 或 3.3V±10%
输入电平	TTL 电平(5VIO)、LVTTTL(3.3VIO)
输出电平	CMOS 电平(5VIO)、LVCMOS 电平(3.3VIO)
最大输入时钟脉冲(f)	20.0MHz (MAX)、推荐16.384MHz 或 19.6608MHz
最大输出频率	线性加减速 5Mpps S 曲线加减速 3.05Mpps
加减速时间	约 8msec ~ 131sec (但是, 步数为16382。f = 16.384MHz)
输出脉冲数设定范围(R ₁)	1 ~ 16,777,215
减速开始点设定范围(R ₂)	0 ~ 16,777,215 (手动设定) -8388608 ~ 8388607 (自动计算补偿值设定)
频率倍数设定范围(R ₀)	1 ~ 4095
频率设定步数(R ₃ ,R ₄)	线性加减速·S 曲线加减速及减速点手动设定 1 ~ 16383 S 曲线加减速及减速开始点自动计算模式 1 ~ 10000
加减速率设定范围(R ₅ ,R ₆)	1 ~ 16383
S 曲线段设定范围(R ₇)	1 ~ 8191
传感器输入灵敏度设定范围(F)	0 ~ 255 约 0.98 ~ 250μsec (f = 16.384MHz)
驱动程序接口	输出 时钟脉冲输出 可切换选通控制 / 2 时钟脉冲。 可逻辑转换。 单稳输出 约1.9μsec (f = 16.384MHz) 可逻辑转换。 伺服 ON 输出 通用输出。 输入 驱动报警输入 各轴 1 点。可逻辑转换。 定位结束输入 各轴 1 点。可逻辑转换。
传感器输入	末端限位输入 各轴 2 点。+方向、-方向。可逻辑转换。 减速输入 各轴 2 点。+方向、-方向。可逻辑转换。 可切换减速、停止减速状态。 原点输入 各轴 2 点。原点、Z 相。可逻辑转换。 标记传感器输入 各轴 1 点。可逻辑转换。
通用输入输出	输入 8 点 输出 8 点
编码器接口	输入 各轴1通道。2 时钟脉冲、1、2、4 倍频
其他输入输出	开始同步输入 1 点 计数器复位输入 各轴 1 点 比较器输出 各轴 1 点(仅X7043A、X7023A)
运行温度	-40 ~ +85 °C
保存温度	-65 ~ +150 °C
形状	X7083A 208PIN LQFP 28×28(mm) X7043A 144PIN LQFP 20×20(mm) X7023A 100PIN TQFP 14×14(mm) 规格: 无铅 & 无卤素

1-5 封装外形图

1-5-1 X7083A

图 1-2: 封装外形图



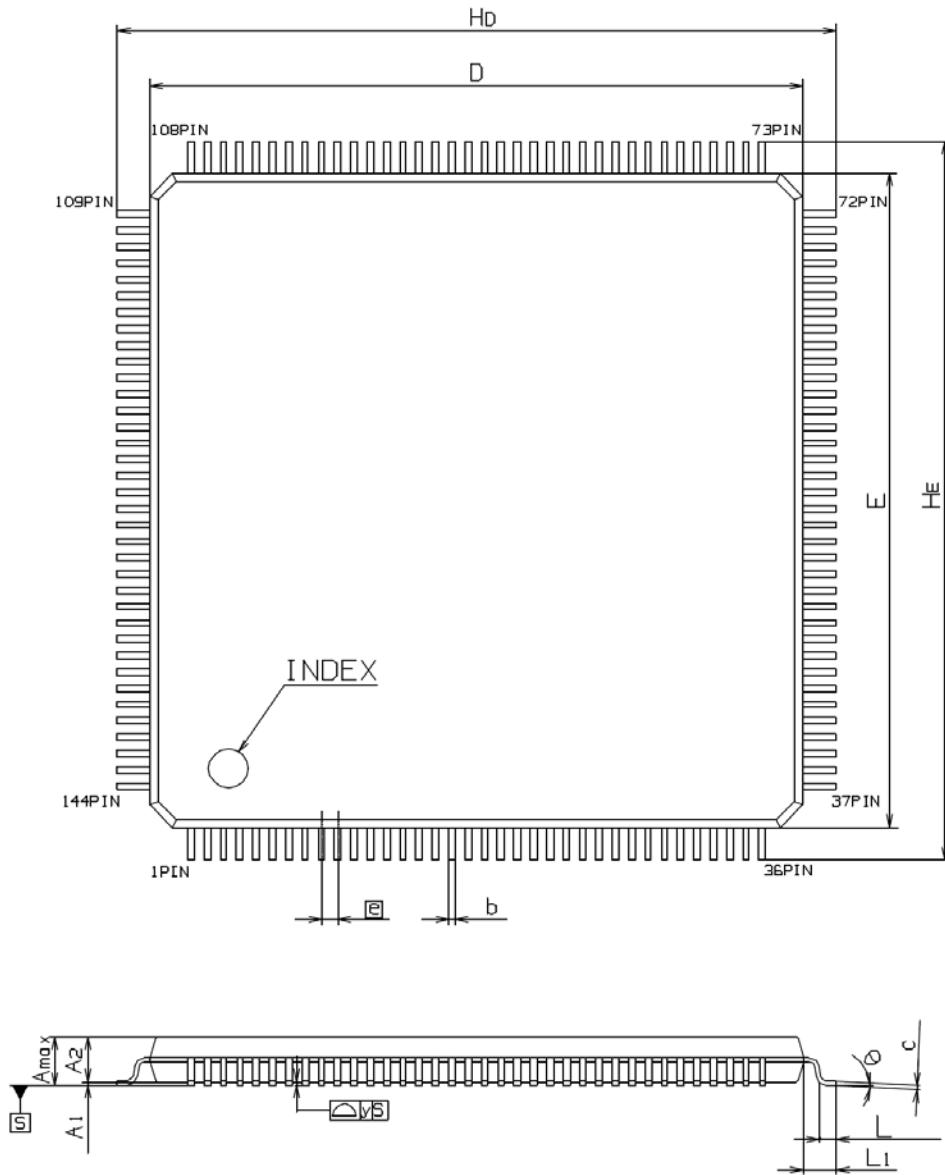
Symbol	Dimension in Millimeters		
	Min	Nom	Max
D	27.90	28.00	28.10
E	27.90	28.00	28.10
A	-	-	1.70
A ₁	0.00	0.10	0.20
A ₂	1.30	1.40	1.50
\square	-	0.50	-
b	0.17	0.22	0.27
c	0.09	0.15	0.20
θ	0°	5°	10°
L	0.30	0.50	0.75
L ₁	0.80	1.00	1.20
H _D	29.60	30.00	30.40
H _E	29.60	30.00	30.40
x	-	-	0.08
y	-	-	0.08

1 = 1mm

1-5-2 X7043A

图 1-3: 封装外形图 (P-LQFP144-2020-0.50)

(单位 mm)



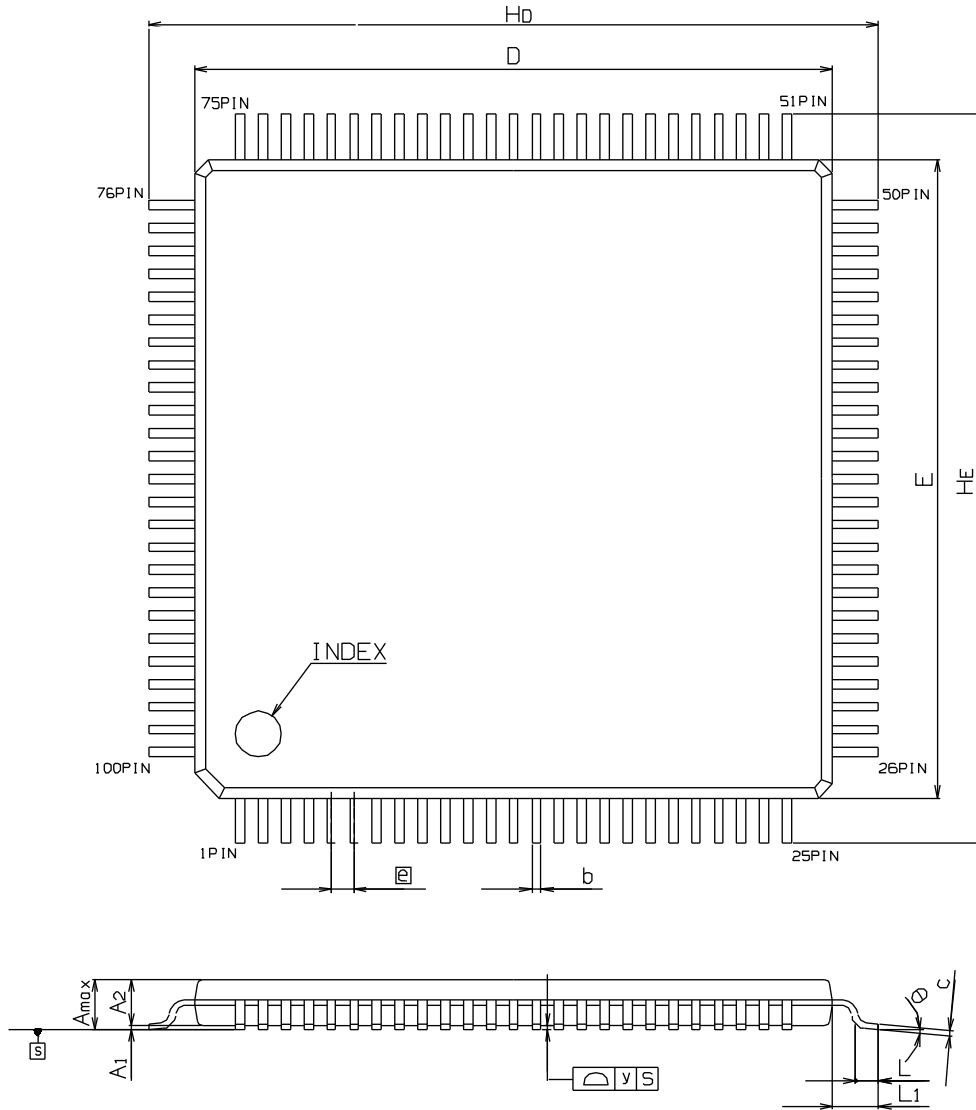
Symbol	Dimension in Millimeters		
	Min	Nom	Max
E	-	20	-
D	-	20	-
A_{max}	-	-	1.7
A_1	-	0.1	-
A_2	-	1.4	-
\square	-	0.5	-
b	0.17	-	0.27
c	0.09	-	0.2
θ	0°	-	10°
L	0.3	-	0.75
L_1	-	1	-
H_e	-	22	-
H_p	-	22	-
y	-	-	0.08

1 = 1mm

1-5-3 X7023A

图 1-4: 封装外形图 (P-TQFP100-1414-0.50)

(单位 mm)



Symbol	Dimension in Millimeters		
	Min	Nom	Max
E	-	14	-
D	-	14	-
A _{max}	-	-	1.2
A ₁	-	0.1	-
A ₂	-	1	-
e	-	0.5	-
b	0.13	-	0.27
c	0.09	-	0.2
θ	0°	-	10°
L	0.3	-	0.75
L ₁	-	1	-
HE	-	16	-
Hb	-	16	-
y	-	-	0.08

1 = 1mm

1-6 引脚配置及端子说明

1-6-1 端子说明

表 1-2: 端子说明

端子序号			信号名称	I/O	逻辑	内容
X7083A	X7043A	X7023A				
26,78, 130,182	54,126	37,87	VddINT	—		+3.3V±10%电源输入。
8,11,17,23, 37,49,55,61, 72,85,100, 115,134, 151,168, 186,203	7,19,46, 58,79,98, 117,138	7,18, 44,54, 73,94	VddIO	—		+5V±10%或3.3V±10%电源输入。
9,12,18,24, 27,38,40,50, 56,62,73,79, 86,101,116, 131,135, 152,169, 183,187, 204	9,14,21, 30,47,55, 59,80,99, 118,127, 139	9,20, 28,38, 45,55, 74,88, 95	Vss	—		0V 电源输入。
10	8	8	CLK	I	正	标准时钟脉冲输入。最大输入频率为20MHz。 占空 (Duty) 为50±10%
25	20	19	$\overline{\text{RST}}$	I	负	复位信号。通过3个标准时钟周期以上的Low输入, 可实现该LSI的初始化。
34	27	25	$\overline{\text{CS}}$	I	负	组件选通信号。该端子切换为low模式后, 可以和该LSI相连。
35	28	26	$\overline{\text{RD}}$	I	负	读使能信号。 $\overline{\text{CS}}$ 为Low且 $\overline{\text{RD}}$ 也为Low模式时, 可读取数据。
36	29	27	$\overline{\text{WR}}$	I	负	写使能信号。 $\overline{\text{CS}}$ 为Low模式时, 在 $\overline{\text{WR}}$ 从Low转换为High的边沿中, 写入数据。
33 32 31 30 29 28	26 25 24 23 22	24 23 22 21 -	A0 A1 A2 A3 A4 A5	I	正	从A0 (LSB) 到 A5 (MSB) 的6bit地址路径。
22 21 20 19 16 15 14 13	18 17 16 15 13 12 11 10	17 16 15 14 13 12 11 10	D0 D1 D2 D3 D4 D5 D6 D7	I/O	正	从D0(LSB) 到D7 (MSB) 的8bit双向数据通路, 用于和主机CPU之间进行数据传输。 该端子的输出缓冲器为三态缓冲器。

表 1-2: 端子说明

端子序号			信号名称	I/O	逻辑	内容
X7083A	X7043A	X7023A				
39	31	29	$\overline{\text{INT}}$	O	正负	中断请求信号。受到脉冲输出、计算器、传感器、比较器各因素影响，该端子会被激活。该端子处于Low或高阻抗的状态。可通过中断控制寄存器，屏蔽该 $\overline{\text{INT}}$ 输出。 此外，根据不同的中断原因，可通过写入中断标志复位指令，取消中断请求。
2 193 174 157 140 121 104 87	143 122 103 84 - - - -	99 78 - - - - - -	$\overline{\text{ALM1}}$ $\overline{\text{ALM2}}$ $\overline{\text{ALM3}}$ $\overline{\text{ALM4}}$ $\overline{\text{ALM5}}$ $\overline{\text{ALM6}}$ $\overline{\text{ALM7}}$ $\overline{\text{ALM8}}$	I	正负	在驱动报警器中使用的紧急停止信号输入。可利用输入逻辑设定寄存器进行输入的逻辑转换。利用输入灵敏度设定寄存器，可将输入灵敏度设定为标准时钟周期的16 ~ 4096倍。
205 188 167 150 133 114 97 80	136 115 96 77 - - - -	92 71 - - - - - -	$\overline{+\text{EL1}}$ $\overline{+\text{EL2}}$ $\overline{+\text{EL3}}$ $\overline{+\text{EL4}}$ $\overline{+\text{EL5}}$ $\overline{+\text{EL6}}$ $\overline{+\text{EL7}}$ $\overline{+\text{EL8}}$	I	正负	+方向的立即停止末端限位信号输入。可利用输入逻辑设定寄存器进行输入的逻辑转换。利用输入灵敏度设定寄存器，可将输入灵敏度设定为标准时钟周期的16 ~ 4096倍。
202 185 166 149 132 113 96 77	135 114 95 76 - - - -	91 70 - - - - - -	$\overline{-\text{EL1}}$ $\overline{-\text{EL2}}$ $\overline{-\text{EL3}}$ $\overline{-\text{EL4}}$ $\overline{-\text{EL5}}$ $\overline{-\text{EL6}}$ $\overline{-\text{EL7}}$ $\overline{-\text{EL8}}$	I	正负	-方向的立即停止末端限位信号输入。可利用输入逻辑设定寄存器进行输入的逻辑转换。利用输入灵敏度设定寄存器，可将输入灵敏度设定为标准时钟周期的16 ~ 4096倍。
201 184 165 148 129 112 95 76	134 113 94 75 - - - -	90 69 - - - - - -	$\overline{+\text{SLD1}}$ $\overline{+\text{SLD2}}$ $\overline{+\text{SLD3}}$ $\overline{+\text{SLD4}}$ $\overline{+\text{SLD5}}$ $\overline{+\text{SLD6}}$ $\overline{+\text{SLD7}}$ $\overline{+\text{SLD8}}$	I	正负	+方向的减速限位信号输入。可利用输入模式设定寄存器，在减速或停止减速两种模式之间进行切换。利用输入灵敏度设定寄存器，可将输入灵敏度设定为标准时钟周期的16 ~ 4096倍。电平或边沿运行。

表 1-2: 端子说明

端子序号			信号名称	I/O	逻辑	内 容
X7083A	X7043A	X7023A				
200	133	89	$\overline{\text{-SLD1}}$	I	正 负	-方向的减速限位信号输入。可利用输入模式设定寄存器，在减速或停止减速两种模式之间进行切换。利用输入灵敏度设定寄存器，可将输入灵敏度设定为标准时钟周期的16~4096倍。电平或边沿运行。
181	112	68	$\overline{\text{-SLD2}}$			
164	93	-	$\overline{\text{-SLD3}}$			
147	74	-	$\overline{\text{-SLD4}}$			
128	-	-	$\overline{\text{-SLD5}}$			
111	-	-	$\overline{\text{-SLD6}}$			
94	-	-	$\overline{\text{-SLD7}}$			
75	-	-	$\overline{\text{-SLD8}}$			
206	137	93	$\overline{\text{ORG1}}$	I	正 负	原点传感器信号输入。在机械原点复位驱动过程中，存在两种原点复位动作，分别是由ORG单独输入引起的原点复位动作，以及ORG和EZ（编码器Z相）共同输入引起的原点复位动作。该动作作为边沿运行。输入灵敏度为1个或16个标准时钟周期。
189	116	72	$\overline{\text{ORG2}}$			
170	97	-	$\overline{\text{ORG3}}$			
153	78	-	$\overline{\text{ORG4}}$			
136	-	-	$\overline{\text{ORG5}}$			
117	-	-	$\overline{\text{ORG6}}$			
98	-	-	$\overline{\text{ORG7}}$			
81	-	-	$\overline{\text{ORG8}}$			
207	140	96	$\overline{\text{EZ1}}$	I	正 负	编码器的Z相输入。由机械原点复位驱动的 $\overline{\text{ORG}}$ 输入及 $\overline{\text{EZ}}$ 输入共同完成的原点复位动作过程中，首先激活 $\overline{\text{ORG}}$ ，结束减速之后，再激活EZ输入，便可以停止动作。输入灵敏度是1个标准时钟周期内的采样引发的边沿运行。
190	119	75	$\overline{\text{EZ2}}$			
171	100	-	$\overline{\text{EZ3}}$			
154	81	-	$\overline{\text{EZ4}}$			
137	-	-	$\overline{\text{EZ5}}$			
118	-	-	$\overline{\text{EZ6}}$			
99	-	-	$\overline{\text{EZ7}}$			
82	-	-	$\overline{\text{EZ8}}$			
3	144	100	$\overline{\text{INP1}}$	I	正 负	伺服驱动定位结束时的输入。当初始设定寄存器的定位结束，停止标志开启，此时脉冲输出结束后，INP输入一旦被激活，动作结束标志便会出现ON的状态。正常停止中断的情况下，INT输出也同样会被激活。
194	123	79	$\overline{\text{INP2}}$			
175	104	-	$\overline{\text{INP3}}$			
158	85	-	$\overline{\text{INP4}}$			
141	-	-	$\overline{\text{INP5}}$			
122	-	-	$\overline{\text{INP6}}$			
105	-	-	$\overline{\text{INP7}}$			
88	-	-	$\overline{\text{INP8}}$			
199	132	86	$\overline{\text{MARK1}}$	I	正 负	传感器定位开始时的输入。在传感器定位驱动的过程中，从MARK输入被激活那一刻开始输出设定脉冲数。输入灵敏度为1个或16个标准时钟周期。
180	111	67	$\overline{\text{MARK2}}$			
163	92	-	$\overline{\text{MARK3}}$			
146	73	-	$\overline{\text{MARK4}}$			
127	-	-	$\overline{\text{MARK5}}$			
110	-	-	$\overline{\text{MARK6}}$			
93	-	-	$\overline{\text{MARK7}}$			
74	-	-	$\overline{\text{MARK8}}$			

表 1-2: 端子说明

端子序号			信号名称	I/O	逻辑	内 容
X7083A	X7043A	X7023A				
48	45	43	$\overline{\text{IN0}}$	I	负	$\overline{\text{IN0}}$ (LSB) 到 $\overline{\text{IN7}}$ (MSB) 为 8 bit 并行输入。通过将 $\overline{\text{IN0}}$ 由 High 转变为 Low, 可进行中断。
47	44	42	$\overline{\text{IN1}}$			
46	43	41	$\overline{\text{IN2}}$			
45	42	40	$\overline{\text{IN3}}$			
44	41	39	$\overline{\text{IN4}}$			
43	40	36	$\overline{\text{IN5}}$			
42	39	35	$\overline{\text{IN6}}$			
41	38	34	$\overline{\text{IN7}}$			
71	64	58	$\overline{\text{CLRA1}}$	I	负	当 $\overline{\text{CLRA}}$ 为 Low 模式时, 多功能计数器 A 将被清零。可在电平运行或边沿运行两者间进行切换。
70	63	57	$\overline{\text{CLRA2}}$			
69	62	-	$\overline{\text{CLRA3}}$			
68	61	-	$\overline{\text{CLRA4}}$			
67	-	-	$\overline{\text{CLRA5}}$			
66	-	-	$\overline{\text{CLRA6}}$			
65	-	-	$\overline{\text{CLRA7}}$			
64	-	-	$\overline{\text{CLRA8}}$			
7	4	4	$\overline{\text{POUT1}}$	O	正 负	指令脉冲输出。采取双脉冲方式时, 将输出 CW 方向上脉冲信号。采取单脉冲方式时, 将输出脉冲信号。输出逻辑可通过输出逻辑寄存器进行切换。
198	129	83	$\overline{\text{POUT2}}$			
179	108	-	$\overline{\text{POUT3}}$			
162	89	-	$\overline{\text{POUT4}}$			
145	-	-	$\overline{\text{POUT5}}$			
126	-	-	$\overline{\text{POUT6}}$			
109	-	-	$\overline{\text{POUT7}}$			
92	-	-	$\overline{\text{POUT8}}$			
6	3	3	$\overline{\text{PDIR1}}$	O	正 负	方向输出或指令脉冲输出。采取双脉冲方式时, 将输出 CCW 方向上脉冲信号。采取单脉冲方式时, 将输出脉冲信号。输出逻辑可通过输出逻辑寄存器进行切换。
197	128	82	$\overline{\text{PDIR2}}$			
178	107	-	$\overline{\text{PDIR3}}$			
161	88	-	$\overline{\text{PDIR4}}$			
144	-	-	$\overline{\text{PDIR5}}$			
125	-	-	$\overline{\text{PDIR6}}$			
108	-	-	$\overline{\text{PDIR7}}$			
91	-	-	$\overline{\text{PDIR8}}$			
4	1	1	$\overline{\text{CLR1}}$	O	正 负	用于伺服驱动的偏差计数器清零的单稳态输出或通用输出。可通过输出的初始设定寄存器, 切换单稳态输出或通用输出。单稳态的脉冲宽度为 32 个标准时钟周期。利用输出逻辑寄存器, 可切换输出逻辑。
195	124	80	$\overline{\text{CLR2}}$			
176	105	-	$\overline{\text{CLR3}}$			
159	86	-	$\overline{\text{CLR4}}$			
142	-	-	$\overline{\text{CLR5}}$			
123	-	-	$\overline{\text{CLR6}}$			
106	-	-	$\overline{\text{CLR7}}$			
89	-	-	$\overline{\text{CLR8}}$			

表 1-2: 端子说明

端子序号			信号名称	I/O	逻辑	内容
X7083A	X7043A	X7023A				
5	2	2	<u>SON1</u>	O	负	用于伺服驱动的伺服启动信号输出。可作为通用输出信号使用。
196	125	81	<u>SON2</u>			
177	106	-	<u>SON3</u>			
160	87	-	<u>SON4</u>			
143	-	-	<u>SON5</u>			
124	-	-	<u>SON6</u>			
107	-	-	<u>SON7</u>			
90	-	-	<u>SON8</u>			
60	57	53	<u>OUT0</u>	O	负	OUT0 (LSB) 到OUT7 (MSB) 为8bit并行输入的通用输出。可同时改写8bit, 以及实施各bit的位操作。
59	56	52	<u>OUT1</u>			
58	53	51	<u>OUT2</u>			
57	52	50	<u>OUT3</u>			
54	51	49	<u>OUT4</u>			
53	50	48	<u>OUT5</u>			
52	49	47	<u>OUT6</u>			
51	48	46	<u>OUT7</u>			
-	6	6	<u>ERROR1</u>	O	正 负	错误停止时的监视器信号输出。当ALM、+EL、-EL生效停止错误时, 输出将变为Low模式。重置停止标志后, 输出转变为High模式。可通过输出逻辑寄存器, 转换输出逻辑。
-	131	85	<u>ERROR2</u>			
-	110	-	<u>ERROR3</u>			
-	91	-	<u>ERROR4</u>			
-	5	5	<u>MOVE1</u>	O	正 负	正在脉冲输出时的监视器信号输出。在脉冲输出当中, 输出信号将变为Low模式。可通过输出逻辑寄存器, 转换输出逻辑。
-	130	84	<u>MOVE2</u>			
-	109	-	<u>MOVE3</u>			
-	90	-	<u>MOVE4</u>			
1	142	98	<u>EA1</u>	I	负	编码器输入时的A相输入。可通过编码器输出输入的初始设定, 选择2时钟脉冲方式和90°位相差的1、2、4倍频。
192	121	77	<u>EA2</u>			
173	102	-	<u>EA3</u>			
156	83	-	<u>EA4</u>			
139	-	-	<u>EA5</u>			
120	-	-	<u>EA6</u>			
103	-	-	<u>EA7</u>			
84	-	-	<u>EA8</u>			
208	141	97	<u>EB1</u>	I	负	编码器输入时的B相输入。可通过编码器输出输入的初始设定, 选择2时钟脉冲方式和90°位相差的1、2、4倍频。
191	120	76	<u>EB2</u>			
172	101	-	<u>EB3</u>			
155	82	-	<u>EB4</u>			
138	-	-	<u>EB5</u>			
119	-	-	<u>EB6</u>			
102	-	-	<u>EB7</u>			
83	-	-	<u>EB8</u>			

表 1-2: 端子说明

端子序号			信号名称	I/O	逻辑	内 容
X7083A	X7043A	X7023A				
-	37 36 35 34	33 32 - -	$\overline{\text{CMP1}}$ $\overline{\text{CMP2}}$ $\overline{\text{CMP3}}$ $\overline{\text{CMP4}}$	O	负	比较寄存器和计数器 (A、B、C) 或计数器和计数器之间的比较输出。通过控制比较器的寄存器, 进行=或>的切换。
63	60	56	$\overline{\text{SYNC}}$	I	负	开始同步的信号输入。在同步开始模式下启动LSI之后, 当SYNC由High变化为Low时, 开始进行脉冲输出。
-	72 71 70 69	66 65 64 63	$\overline{\text{CP0}}$ $\overline{\text{CP1}}$ $\overline{\text{CP2}}$ $\overline{\text{CP3}}$	I/O	负	直线插补状态的输入输出信号。使用多个该种LSI进行线性插入时, 通过或门接法连接各LSI的 $\overline{\text{CP0}}$ 、CP1、CP2、CP3。输出缓冲器处于漏极开路的状态。各端子的功能如下所示。 优先度 1 $\overline{\text{CP0}}$ 立即停止 2 $\overline{\text{CP1}}$ 减速停止 3 $\overline{\text{CP2}}$ 定速 4 $\overline{\text{CP3}}$ 减速
-	32,33,65, 66,67,68	30,31,59, 60,61,62	N C			悬空引脚。

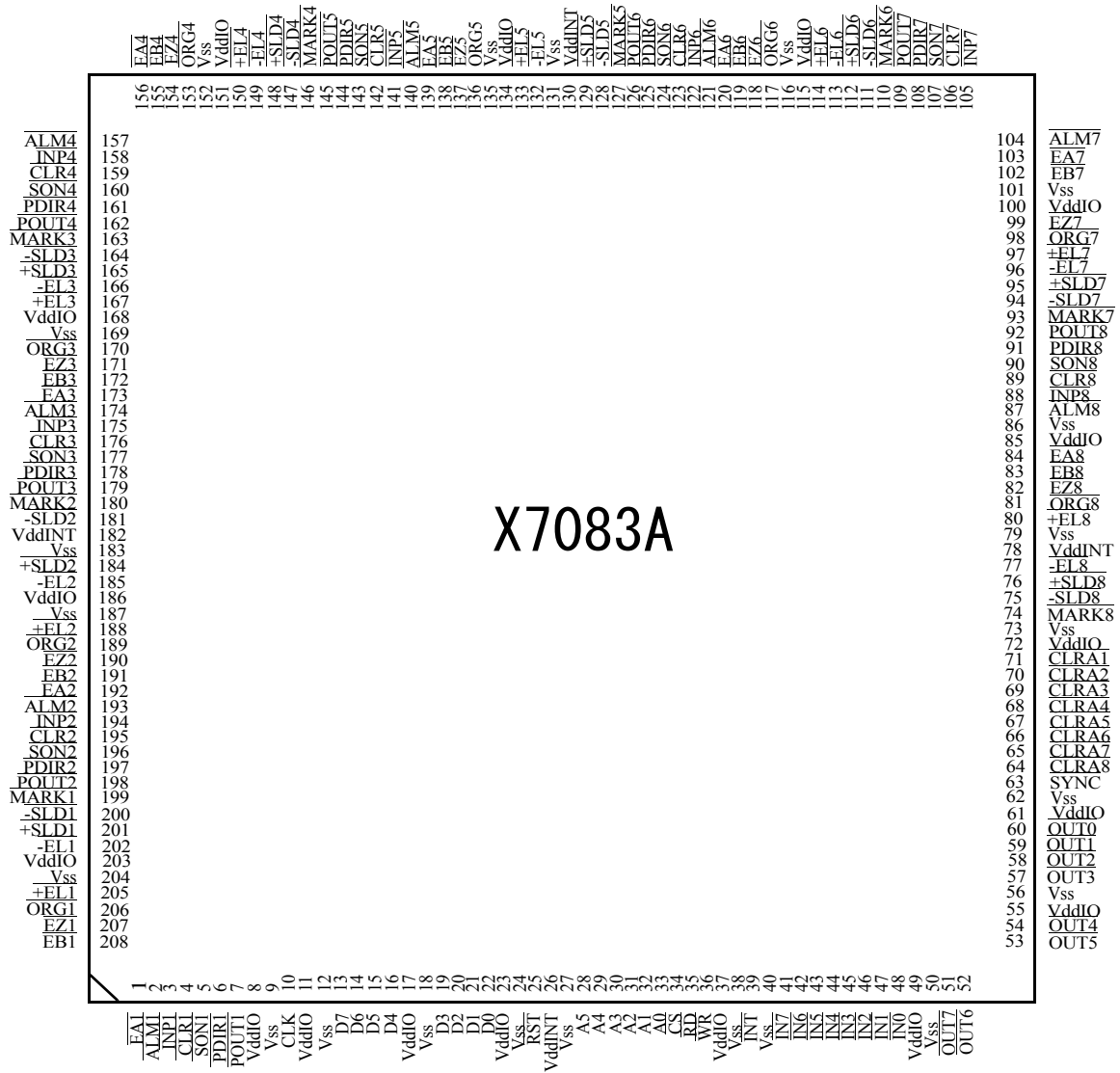
【注】 1. $\overline{\text{INT}}$ 为漏极开路输出。

2.ALM、+EL、-EL、+SLD、-SLD、ORG、EZ、INP、MARK、IN0-7、EA、EB、SYNC、CLRA
为上拉电阻内置输入。

3.CP0-3 为上拉电阻内置输出。

1-6-2 引脚配置

图 1-5:X7083A 引脚配置图



1-6-3

图 1-6: X7043A 引脚配置图

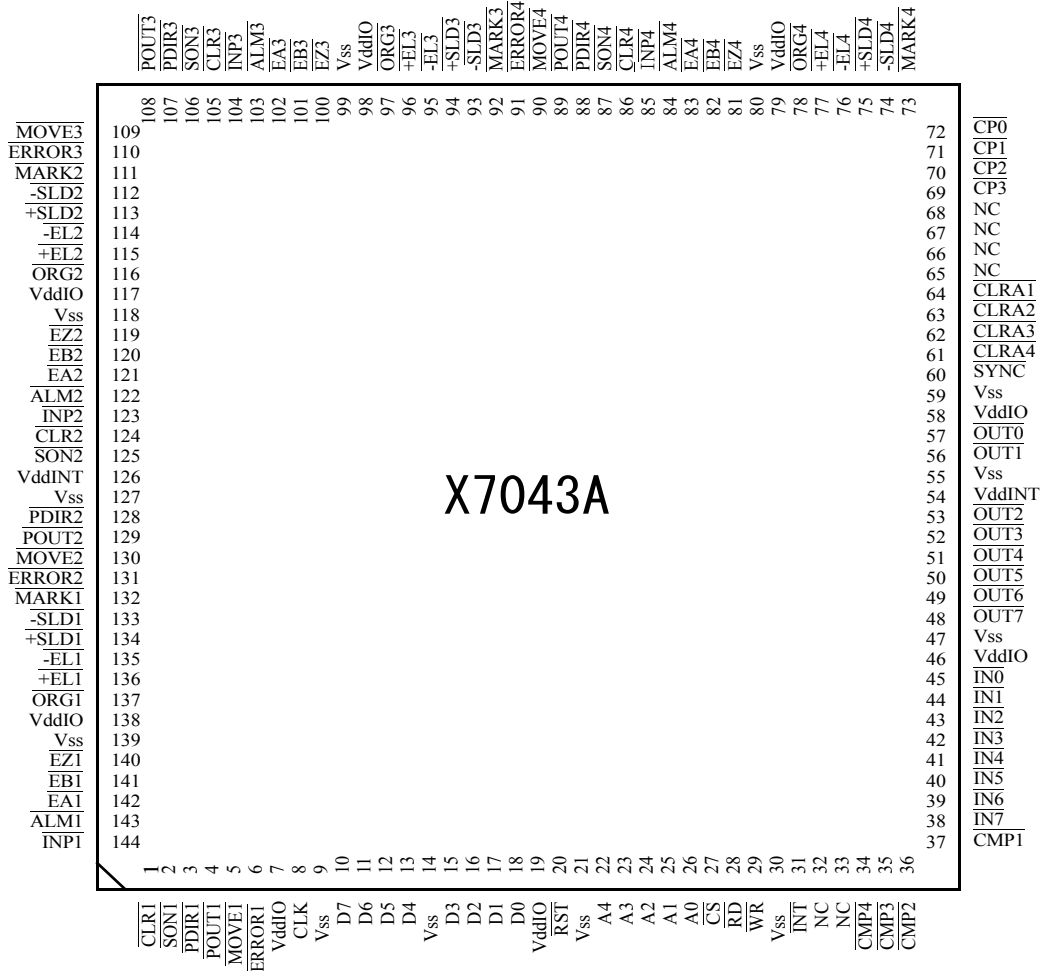
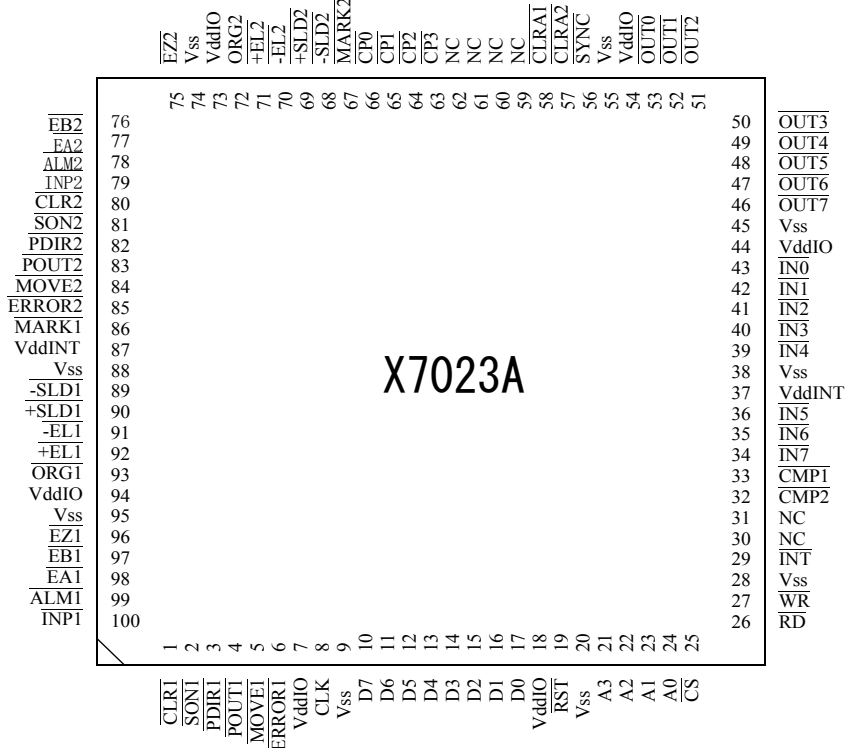


图 1-7: X7023A 引脚配置图



1-7 系统结构

图 1-8: 伺服马达的接口示例

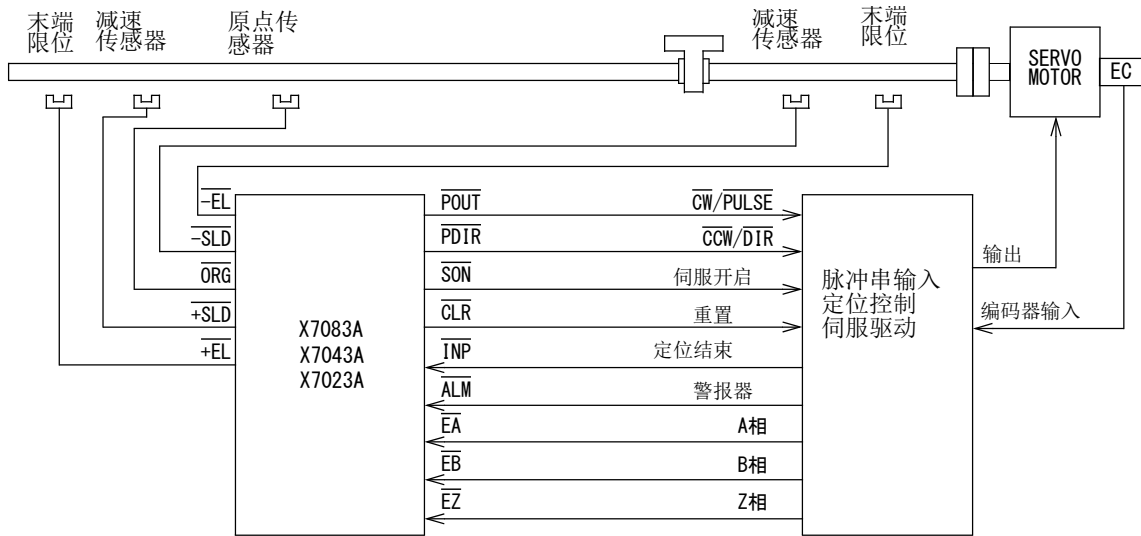
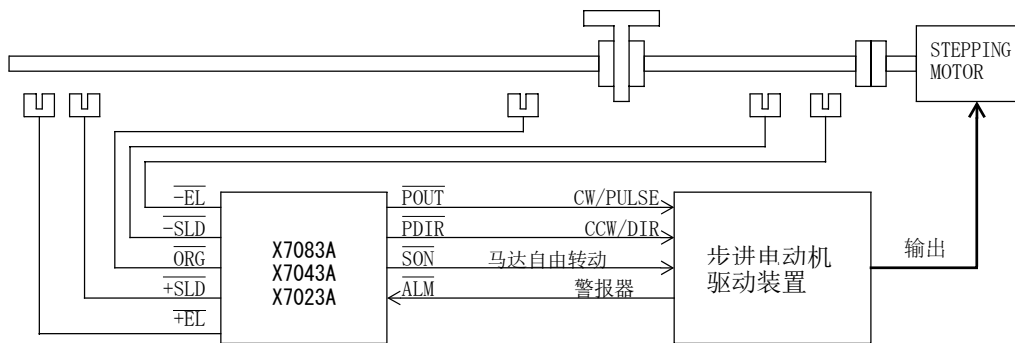


图 1-9: 步进马达的接口示例

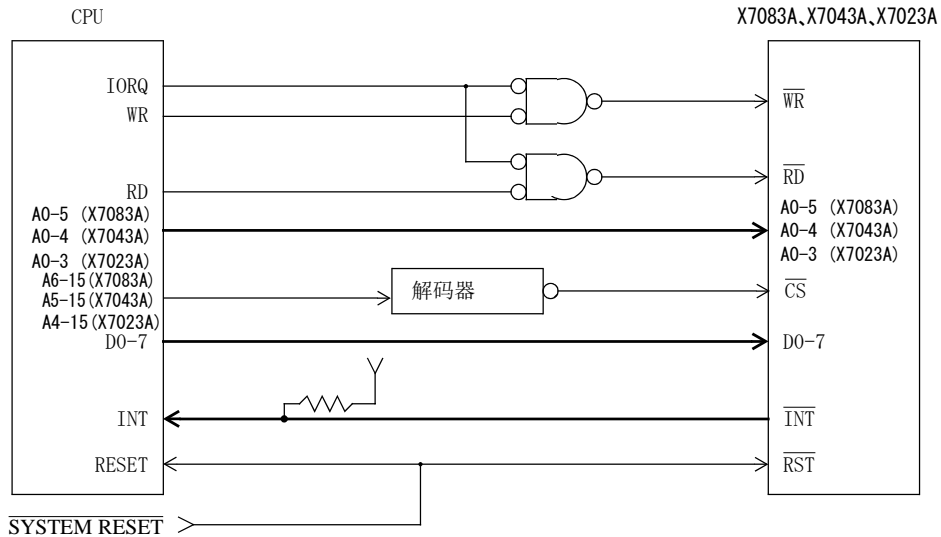


1-8 和CPU的交互案例

本LSI所采用的总线接口，经由D0~7的8bit数据总线，能够直接连接到80核处理器。不过，通过设置简单的外部电路，也能够实现该LSI和68核处理器之间的交互。

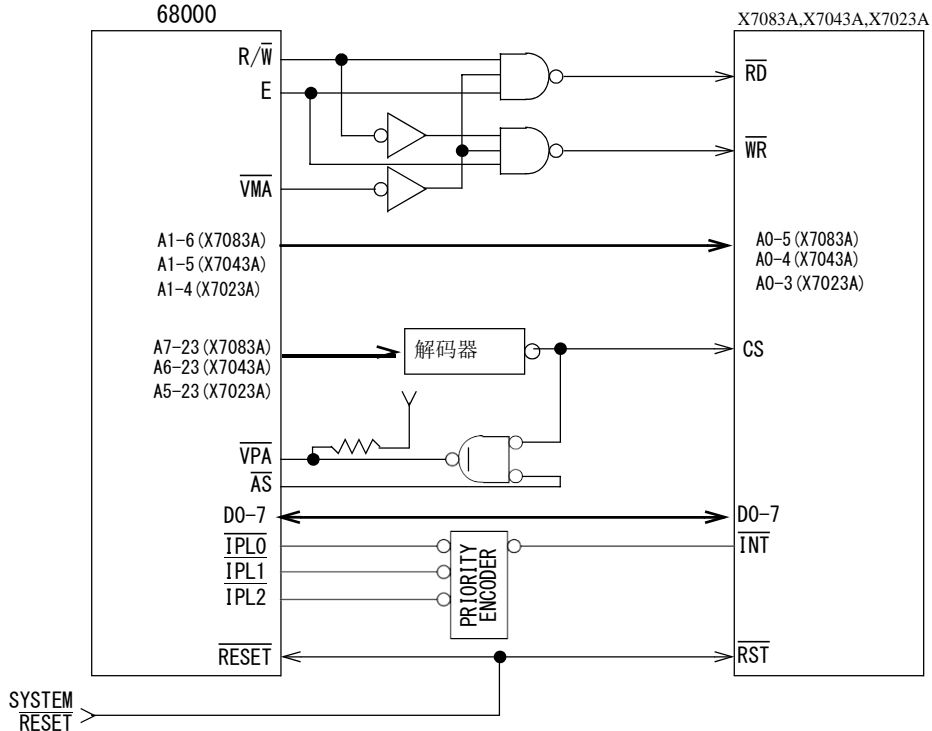
1-8-1 和Z80的交互示例

图 1-10:和Z80的交互示例



1-8-2 和68000的交互示例

图 1-11:和68000的交互示例



2. 地址分配和数据的读写

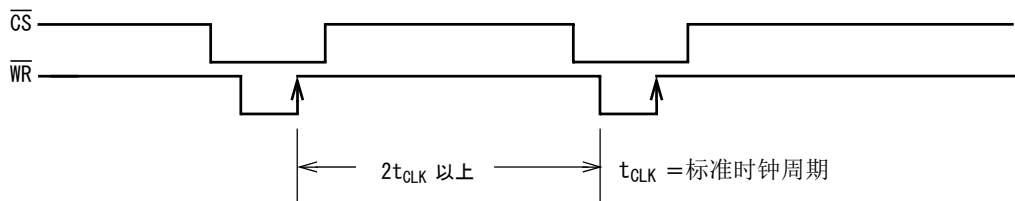
2-1 地址分配表

表 2-1: 地址分配表

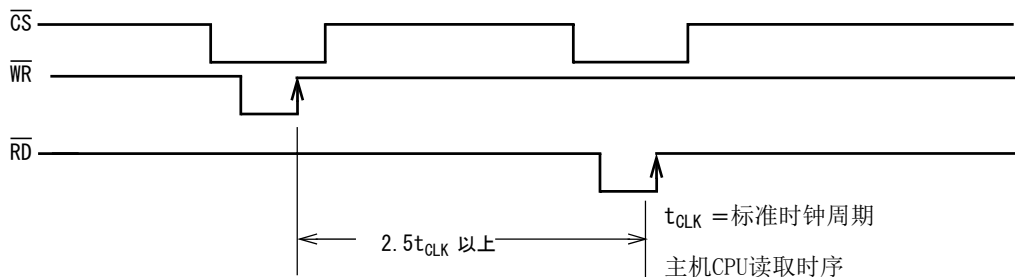
A5	A4	A3	A2	A1	A0	WRITE	READ
0	0	0	0	0	0	#1轴寄存选择器	#1轴寄存选择器
0	0	0	0	0	1	#1轴写入数据 1(bit0-7)	#1轴读取数据 1(bit0-7)
0	0	0	0	1	0	#1轴写入数据 2(bit8-15)	#1轴读取数据 2(bit8-15)
0	0	0	0	1	1	#1轴写入数据 3(bit16-23)	#1轴读取数据 3(bit16-23)
0	0	0	1	0	0	#1轴写入数据 4(bit24-31)	#1轴读取数据 4(bit24-31)
0	0	0	1	0	1	系统预约 (禁止连接)	中断轴状态寄存器
0	0	0	1	1	0	系统预约 (禁止连接)	#1轴中断状态寄存器
0	0	0	1	1	1	#1轴指令	#1轴动作状态寄存器
0	0	1	000b ~ 111b			#2存取域, 和分配给1轴的地址相同。	
0	1	0	000b ~ 111b			#3存取域, 和分配给1轴的地址相同。	
0	1	1	000b ~ 111b			#4存取域, 和分配给1轴的地址相同。	
1	0	0	000b ~ 111b			#5存取域, 和分配给1轴的地址相同。	
1	0	1	000b ~ 111b			#6存取域, 和分配给1轴的地址相同。	
1	1	0	000b ~ 111b			#7存取域, 和分配给1轴的地址相同。	
1	1	1	000b ~ 111b			#8存取域, 和分配给1轴的地址相同。	

【注】

1. 连续WRITE周期的恢复时间。



2. WRITE周期后读取延迟。



- 指令的写入、中断状态监视器和动作状态监视器以外的参数、计数器初始设定, 在寄存选择器设定结束之后, 用写入数据1~4, 读取数据1~4进行读取和写入。
- 写入数据超过2个字节的, 将按照从低位到高位顺序进行写入。写入最高位字节时, 会统一存储数据。
- 读取数据超过2个字节的, 将在比较寄存器中进行写入后再读取。在比较寄存器的数据写入过程中, 数据会被锁存在用于统一读取的辅助缓存器中。数据读取是一个连续的过程。

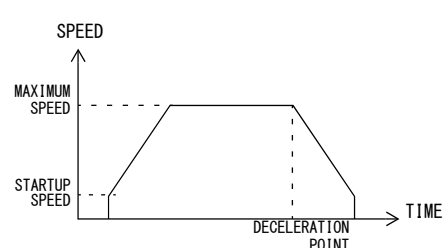
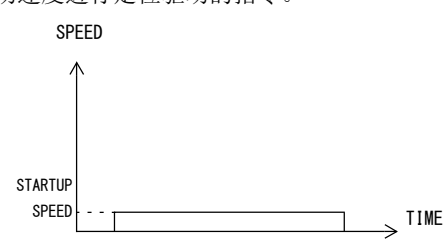
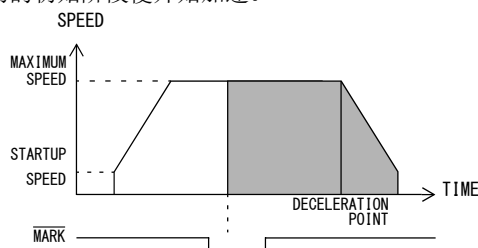
3. 指令的种类与功能

3-1 指令的写入

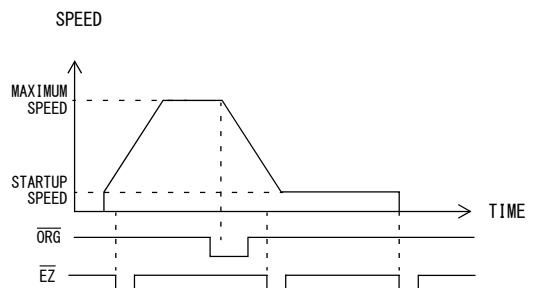
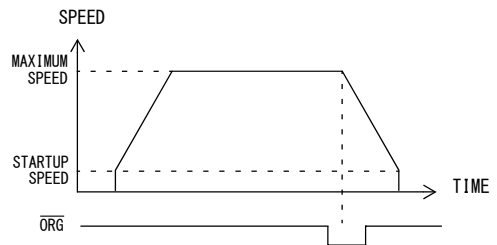
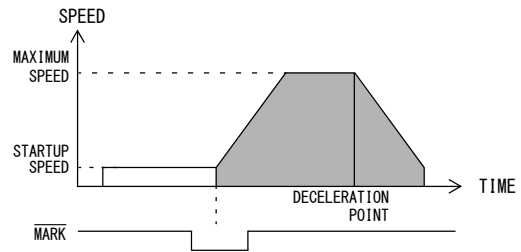
在指令寄存器中写入1个字节的指令代码。

3-2 指令一览

表 3-1: 指令一览

指令代码 (16 进制)	种类	说明
00h	表驱动 (+方向)	伴随着加速和减速的定位驱动指令。 
01h	表驱动 (-方向)	
02h	定速表驱动 (+方向)	以启动速度进行定位驱动指令。 
03h	定速表驱动 (-方向)	
06h	连续驱动 (+方向)	伴随着加速的连续脉冲驱动指令。写入立即停止指令 (指令30h) 或减速停止指令 (指令 31h), 或是输出脉冲直至+EL、-EL或ALM被激活为止。
07h	连续驱动 (-方向)	
08h	定速连续驱动 (+方向)	以启动速度进行连续脉冲驱动指令。写入立即停止指令 (指令30h) 或减速停止指令 (指令 31h), 或是输出脉冲直至+EL、-EL或ALM被激活为止。
09h	定速连续驱动 (-方向)	
0Ah	传感器定位驱动 I (+方向)	从MARK输入端子的激活位置开始定位驱动指令。驱动的初始阶段便开始加速。 
0Bh	传感器定位驱动 I (-方向)	

指令代码 (16 进制)	种类	说明
0Ch	传感器定位驱动 II (+方向)	从MARK输入端子的激活位置开始定位驱动的命令。MARK输入激活之后再开始加速。
0Dh	传感器定位驱动 II (-方向)	
0Eh	传感器定位驱动 III (+方向)	从MARK输入端子的激活位置开始定位驱动的命令。并不执行加速或减速动作。
0Fh	传感器定位驱动 III (-方向)	
12h	原点复位 I (+方向)	伴随着加速和减速的原点复位指令。一旦 $\overline{\text{ORG}}$ 激活，便停止减速。
13h	原点复位 I (-方向)	
14h	原点复位 II (+方向)	伴随着加速和减速的原点复位指令。一旦 $\overline{\text{ORG}}$ 激活，便开始减速。当速度达到启动速度之后， $\overline{\text{EZ}}$ 变为激活状态，减速停止。
15h	原点复位 II (-方向)	



指令代码 (16 进制)	种类	说明
16h	原点复位III (+方向)	以启动速度进行原点复位的指令。一旦 $\overline{\text{ORG}}$ 激活，立即停止复位。
17h	原点复位III (-方向)	
18h	原点复位IV (+方向)	以启动速度进行原点复位的指令。在 $\overline{\text{ORG}}$ 激活之后，一旦 $\overline{\text{EZ}}$ 激活，便立即停止复位。
19h	原点复位IV (-方向)	
1Ah	原点复位V (+方向)	伴随着加速和减速的原点复位指令。一旦 $\overline{\text{ORG}}$ 激活，便开始减速。 $\overline{\text{EZ}}$ 输入触发中断使能状态。发出原点复位 II 的指令之后，在下一个 $\overline{\text{EZ}}$ 激活的边沿停止复位。
1Bh	原点复位V (-方向)	
30h	立即停止指令	在驱动过程中，写入该指令后，立即停止驱动。可保证最后一个脉冲的脉冲宽度。处于插补模式时，仅1轴停止驱动。
31h	减速停止指令	在驱动过程中，写入该指令后，将停止减速。若处于定速驱动状态，将立即停止驱动。可保证最后一个脉冲的脉冲宽度。处于插补模式时，其他的轴也将同时停止减速。

指令代码 (16 进制)	种类	说明
32h	减速指令	在伴随着加减速的驱动过程中，写入该指令后，速度将降低到启动速度的水平。处于插补模式时，其他的轴也将同时减速。
33h	减速解除指令	在发出减速指令之后，再写入该指令，速度提升到最高水平。处于插补模式时，其他的轴也将同时触发减速解除。
34h	定速指令	在伴随着加减速的驱动过程中，写入该指令，速度将被固定在现有水平上。处于插补模式时，其他的轴的速度也将同时被固定在现有水平上。
35h	定速解除指令	在定速驱动指令发出过程中或发出之后，若写入该命令，将再次开始加减速动作。当处于插补模式时，其他的轴也将再次同时开始加减速动作。
36h	同时停止指令	当处于插补模式时，写入该命令后，全部的轴将同时停止动作。
40h	计时器动作 I	不输出脉冲的表驱动。
41h	计时器动作 II	不输出脉冲的定速表驱动。
50h	计数器 A 的清零指令	将计数器 A 清零。
51h	计数器 B 的清零指令	将计数器 B 清零。
A0h	动作结束标志重置指令	当显示动作结束标志位时，写入该指令的话，标志位将会被重置。当显示动作结束标志及错误标志时，通过该指令也能够重置标志位。当显示动作结束标志位时，即便写入驱动指令，也不会再次启动，因此必须要通过该指令来实现标志的重置。
A2h	开始减速中断标志重置指令	显示开始减速中断标志位时，写入该指令将会使开始减速中断标志重置。
A3h	等速中断标志重置指令	显示等速中断标志位时，写入该指令将会使等速中断标志重置。
A5h	最大加速度中断标志重置指令	显示最大加速度中断标志位时，写入该指令将会使最大加速度中断标志重置。
A8h	计数器 A 进位中断标志重置	显示计数器 A 进位中断标志位时，写入该指令将会使计数器 A 进位中断标志重置。
A9h	计数器 A 借位中断标志重置	显示计数器 A 借位中断标志位时，写入该指令将会使计数器 A 借位中断标志重置。

指令代码 (16进制)	种类	说明
AAh	计数器B进位中断标志重置	显示计数器B进位中断标志位时，写入该指令将会使计数器B进位中断标志重置。
ABh	计数器B借位中断标志重置	显示计数器B借位中断标志位时，写入该指令将会使计数器B借位中断标志重置。
ADh	计数器C借位中断标志重置	显示计数器C借位中断标志位时，写入该指令将会使计数器C借位中断标志重置。
B0h	$\overline{\text{ORG}}$ 传感器中断标志重置	显示 $\overline{\text{ORG}}$ 传感器中断标志位时，写入该指令将会使 $\overline{\text{ORG}}$ 传感器中断标志重置。
B1h	$\overline{\text{EZ}}$ 传感器中断标志重置	显示 $\overline{\text{EZ}}$ 传感器中断标志位时，写入该指令将会使 $\overline{\text{EZ}}$ 传感器中断标志重置。
B2h	$\overline{\text{IN0}}$ 输入中断标志重置	显示 $\overline{\text{IN0}}$ 输入中断标志位时，写入该指令将会使 $\overline{\text{IN0}}$ 输入中断标志重置。
B3h	$\overline{\text{MARK}}$ 输入中断标志重置	显示 $\overline{\text{MARK}}$ 输入中断标志位时，写入该指令将会使 $\overline{\text{MARK}}$ 输入中断标志重置。
B8h	比较器 (P = Q) 中断标志重置	显示比较器 (P = Q) 中断标志位时，写入该指令将会使比较器 (P = Q) 中断标志重置。
B9h	比较器 (P > Q) 中断标志重置	显示比较器 (P > Q) 中断标志位时，写入该指令将会使比较器 (P > Q) 中断标志重置。
E0h	设置 $\overline{\text{OUT0}}$	通用输出的位操作。将 $\overline{\text{OUT0}} \sim \overline{7}$ 的各个端子都设置为Low模式。
E1h	设置 $\overline{\text{OUT1}}$	
E2h	设置 $\overline{\text{OUT2}}$	
E3h	设置 $\overline{\text{OUT3}}$	
E4h	设置 $\overline{\text{OUT4}}$	
E5h	设置 $\overline{\text{OUT5}}$	
E6h	设置 $\overline{\text{OUT6}}$	
E7h	设置 $\overline{\text{OUT7}}$	
Eeh	设置 $\overline{\text{SON}}$	将用于伺服启动的输出端子 $\overline{\text{SON}}$ 设置为Low模式。

指令代码 (16进制)	种类	说明
Eh	输出 $\overline{\text{CLR}}$	处于单稳态设定模式时， $\overline{\text{CLR}}$ 端子会输出32个标准时钟周期的脉冲。处于通用输入设定模式时，将变为ON状态。
F0h	设置 $\overline{\text{OUT0}}$	通用输出的位操作。将 $\overline{\text{OUT0}} \sim 7$ 的各个端子都设置为High模式。
F1h	设置 $\overline{\text{OUT1}}$	
F2h	设置 $\overline{\text{OUT2}}$	
F3h	设置 $\overline{\text{OUT3}}$	
F4h	设置 $\overline{\text{OUT4}}$	
F5h	设置 $\overline{\text{OUT5}}$	
F6h	设置 $\overline{\text{OUT6}}$	
F7h	设置 $\overline{\text{OUT7}}$	
FEh	设置 $\overline{\text{SON}}$	将用于伺服启动的输出端子 $\overline{\text{SON}}$ 设置为High模式。
FFh	设置 $\overline{\text{CLR}}$	处于通用输入设定模式时，将 $\overline{\text{CLR}}$ 设置为OFF状态。

4. 关于各类寄存器和内部计数器

4-1 寄存器和计数器一览

表 4-1: 寄存器和计数器一览

选通代码 16 进制	寄存器・计数器	有效位长度	设定范围	种类	高位地址的读写数
00h	频率倍数设定寄存器 (R ₀)	12	1 ~ 4,096	参数	2 字节统一 RW
01h	输出脉冲数设定寄存器 (计数器 C/R ₁)	24	0 ~ 16,777,215	参数	3 字节统一 RW
02h	开始减速点设定寄存器 (计数器 D/R ₂)	24	0 ~ 16,777,215 -8,388,608 ~ 8,388,607	参数	3 字节统一 RW
03h	启动频率设定寄存器 (R ₃)	14	1 ~ 16,383 * ¹ 1 ~ 10,000 * ²	参数	2 字节统一 RW
04h	最高频率设定寄存器 (R ₄)	14	1 ~ 16,383 * ¹ 1 ~ 10,000 * ²	参数	2 字节统一 RW
05h	加速率设定寄存器 (R ₅)	14	1 ~ 16,383	参数	2 字节统一 RW
06h	减速率设定寄存器 (R ₆)	14	1 ~ 16,383	参数	2 字节统一 RW
07h	S曲线加减速段设定寄存器 (R ₇)	13	1 ~ 8,191	参数	2 字节统一 RW
08h	直线插补基数设定寄存器 (R ₈)	24	1 ~ 16,777,215	参数	3 字节统一 RW
21h	计数器 A	24/32		参数	3/4 字节统一 RW
22h	计数器 B	24/32		参数	3/4 字节统一 RW
23h	频率读取	14		频率	2 字节统一 RD
30h	比较寄存器	24	0 ~ 16,777,215 -8,388,608 ~ 8,388,607	比较器	3 字节统一 RW
40h	通用输出统一设置 (OUT0~ 7)	8		I/O	1 字节 RW
50h	脉冲输出初始设定寄存器	4		初始设定	1 字节 RW
51h	编码器输入输出初始设定寄存器	2		初始设定	1 字节 RW
52h	计数器A 初始设定寄存器	5		初始设定	1 字节 RW
53h	计数器B 初始设定寄存器	7		初始设定	1 字节 RW
54h	输入的初始设定寄存器	5		初始设定	1 字节 RW
55h	输出逻辑的初始设定寄存器	9		初始设定	2 字节单独 RW
56h	输入文件夹的初始设定寄存器 (F)	8		初始设定	1 字节 RW
57h	输出的初始设定寄存器	1		初始设定	1 字节 RW
58h	输出逻辑的初始设定寄存器	6		初始设定	1 字节 RW
60h	动作控制模式设定寄存器	6		控制模式	1 字节 RW
61h	计数器A 控制模式设定寄存器	2		控制模式	1 字节 RW
62h	计数器B 控制模式设定寄存器	2		控制模式	1 字节 RW
63h	CLR 输出控制模式设定寄存器	2		控制模式	1 字节 RW
64h	比较器控制模式设定寄存器	6		控制模式	1 字节 RW
70h	脉冲振荡中断屏蔽寄存器	5		中断	1 字节 RW
71h	计数器中断屏蔽寄存器	5		中断	1 字节 RW
72h	传感器中断屏蔽寄存器	4		中断	1 字节 RW
73h	比较器中断屏蔽寄存器	2		中断	1 字节 RW
E0h	脉冲振荡中断标志寄存器	5		中断	1 字节 RD
E1h	计数器中断标志寄存器	5		中断	1 字节 RD
E2h	传感器中断标志寄存器	4		中断	1 字节 RD
E3h	比较器中断标志寄存器	2		中断	1 字节 RD
F0h	传感器状态寄存器	9		状态	2 字节单独 RD
F1h	正常停止因子状态寄存器	4		状态	1 字节 RD
F2h	错误停止因子状态寄存器	3		状态	1 字节 RD
F3h	通用输入状态寄存器	8		状态	1 字节 RD
F4h	比较器状态寄存器	2		状态	1 字节 RD

*1: 线性加减速模式或开始减速点手动设置模式。

*2: S曲线加减速模式及开始减速点自动计算模式。

RW: 读取及写入 RD: 仅读取

4-2 寄存器和计数器的读取和写入

表4-1中寄存器和计数器的读取和写入，是将选择代码写入**表2-1 地址分配表**的寄存选择器，并对数据1~4进行读取或写入。

4-2-1 1 字节寄存器的读取和写入

读取是指，将选择代码写入寄存选择器后，再读取“读取数据1”。写入是指，将选择代码写入寄存选择器后，再写入“写入数据1”。

4-2-2 2字节寄存器的读取和写入

读取是指，将选择代码写入寄存选择器后，在“读取数据1”中读取低位字节（0~7bit），而后再在“读取数据2”读取高位字节（8 ~ 15bit）。

写入是指，将选择代码写入寄存选择器后，在“写入数据1”中写入低位字节（0~7bit），而后再在“写入数据2”写入高位字节（8 ~ 15bit）。

4-2-3 3字节寄存器的读取和写入

读取是指，将选择代码写入寄存选择器后，在“读取数据1”中读取低位字节（0~7bit），而后再在“读取数据2”读取中位字节（8 ~ 15bit），最后再在“读取数据3”读取高位字节（16 ~ 23bit）。

写入是指，将选择代码写入寄存选择器后，在“写入数据1”中写入低位字节（0~7bit），而后再在“写入数据2”写入中位字节（8 ~ 15bit），最后再在“写入数据3”写入高位字节（16 ~ 23bit）。

4-2-4 4字节计数器的读取和写入

读取是指，将选择代码写入寄存选择器后，在“读取数据1”中读取低位字节（0~7bit），而后再在“读取数据2”读取中位字节（8 ~ 15bit），然后在“读取数据3”中读取下一个中位字节（16 ~ 23bit），最后再在“读取数据4”中读取最高位字节（24 ~ 31bit）。

写入是指，将选择代码写入寄存选择器后，在“写入数据1”中写入低位字节（0~7bit），而后再在“写入数据2”写入中位字节（8 ~ 15bit），然后在“写入数据3”写入取下一个中位字节（16 ~ 23bit），最后再在“写入数据4”中写入最高位字节（24 ~ 31bit）。

5. 有关脉冲输出的各类参数

在本LSI中，共设置了9种参数，用于脉冲输出以及计时器的运作。

这些参数可通过R₀到R₈的参数寄存器进行设置。

5-1 参数的种类

5-1-1 频率倍数设定寄存器 (R₀ 寄存器)

R₀ 寄存器是用于设置输出频率倍数范围的寄存器。设置范围为1 ~ 4,096，但是当倍数达到4096时，实际设定值为0。

表 5-1 所示为R₀ 寄存器的设定值与倍数 [pps/step] 以及输出频率的范围。

表 5-1: 频率倍数和输出频率范围 (标准时钟脉冲为f=16.384MHz时)

R ₀	倍数[pps/step]	输出频率范围[pps]	
		线性加减速	S 曲线加减速
2500	0.1	0.1 ~ 1,638.3	0.1 ~ 1,000
250	1	1 ~ 16,383	1 ~ 10,000
50	5	5 ~ 81,915	5 ~ 50,000
10	25	25 ~ 409,575	25 ~ 250,000
1	250	250 ~ 4,095,750	250 ~ 2,500,000

5-1-2 输出脉冲数设定寄存器 (R₁ 寄存器)

R₁ 寄存器是用于设置输出脉冲数的寄存器。由于R₁ 寄存器需要和计数器C共同使用，因此 R₁ 寄存器的写入过程实际上也是计数器C的预设过程。当脉冲输出在中途被强制停止时，计数器C的值为 (R₁ 寄存器设定值 - 输出脉冲数)。当下次仅输出剩余脉冲数的时候，便无需再次进行设置了。除此之外，在其他情况下，每次都需要对R₁ 寄存器进行重新设置。

5-1-3 开始减速点设定寄存器 (R₂ 寄存器)

本LSI具备开始减速点的自动计算模式，但是需通过在 R₂ 寄存器中写入数据，才能够对开始减速点的手动设置和开始减速点进行补偿设定。

虽然R₂ 寄存器需要和计数器D共同使用，但使用开始减速点手动设置模式时，计数器将不会运作。

5-1-4 启动频率设定寄存器 (R₃ 寄存器)

该寄存器为决定脉冲输出开始和结束时频率的参数寄存器。

5-1-5 最高频率设定寄存器 (R₄ 寄存器)

该寄存器为决定脉冲输出最高频率的参数寄存器。在线性加减速以及开始减速点自动计算模式下，即使正在输出脉冲也能够改写数据。当处于S曲线加减速时，在连续模式及开始减速点手动设置模式下，若正在等速输出脉冲，则可以在中途改写数据。

5-1-6 加速率设定寄存器 (R₅ 寄存器)

决定加速速度的参数寄存器。

5-1-7 减速率设定寄存器 (R₆ 寄存器)

决定减速速度的参数寄存器。

在开始减速点自动计算模式下，请将R₅寄存器和R₆寄存器设置为相同的数值。

5-1-8 S 曲线加减速段设定寄存器 (R₇ 寄存器)

图5-1中所示T_{sg}区间为S曲线加速度段。

在R₃到(R₃+R₇)的速度区间以及(R₄-R₇)到R₄的速度区间中，速度呈S曲线状变化。R₇寄存器的设定值为(R₄-R₃)÷2以下。

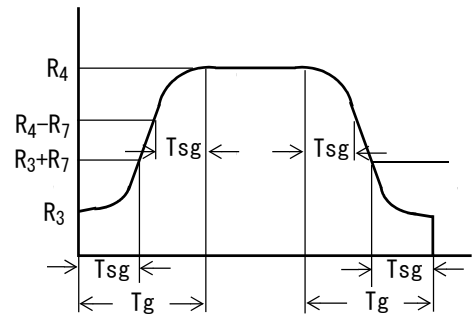
若不使用S曲线加减速模式，则无需进行该项设置。

5-1-9 直线插补基数设定寄存器 (R₈ 寄存器)

当使用多个轴或多个本LSI系统实行直线插补驱动时，需要将其中移动量最多的轴的R₁寄存器设定值设置在R₈寄存器中。

若不使用直线插补驱动，则无需进行该项设置。

图 5-1:S曲线加减速状态



5-2 参数的计算公式

表 5-2: 参数计算公式一览

速度分辨率 [倍率] K [pps/step]	$K = \frac{f}{65,536 \times R_0}$ f: 标准时钟频率 [Hz]
启动频率 V [pps]	独立模式 $V = \frac{f \times R_3}{65,536 \times R_0}$ 直线插补模式 $V = \frac{f \times R_3 \times R_1}{65,536 \times R_0 \times R_8}$
最高频率 V [pps]	独立模式 $V = \frac{f \times R_4}{65,536 \times R_0}$ 直线插补模式 $V = \frac{f \times R_4 \times R_1}{65,536 \times R_0 \times R_8}$
加速度 g [pps/sec]	独立模式 $g = \frac{f \times K \times R_5}{131,072}$ 直线插补模式 $g = \frac{f \times K \times R_5 \times R_1}{131,072 \times R_8}$
减速度 g [pps/sec]	独立模式 $g = \frac{f \times K \times R_6}{131,072}$ 直线插补模式 $g = \frac{f \times K \times R_6 \times R_1}{131,072 \times R_8}$
加减速时间(线性) Tg [sec]	(加速) $T_g = \frac{131,072 \times (R_4 - R_3)}{f \times R_5}$ (减速) $T_g = \frac{131,072 \times (R_4 - R_3)}{f \times R_6}$
加减速时间(正弦曲线) Tg [sec]	(加速) $T_g = \frac{131,072 \times (R_4 - R_3 - 2 \times R_7 + \pi \times R_7)}{f \times R_5}$ (减速) $T_g = \frac{131,072 \times (R_4 - R_3 - 2 \times R_7 + \pi \times R_7)}{f \times R_6}$
加减速时间(抛物线) Tg [sec]	(加速) $T_g = \frac{131,072 \times (R_4 - R_3 + 2 \times R_7)}{f \times R_5}$ (减速) $T_g = \frac{131,072 \times (R_4 - R_3 + 2 \times R_7)}{f \times R_6}$
开始减速点(线性) Dp [脉冲]	梯形波 $D_p = \frac{(R_4 - R_3)(R_4 + R_3 - 1)}{R_0 \times R_6}$ 三角传动 $D_p = \frac{R_1 \times R_5}{R_5 + R_6}$ ($R_4 > R_3$ 时)
开始减速点(正弦曲线) Dp [脉冲]	梯形波 $D_p = \frac{(R_4 - R_3 - 2 \times R_7 + \pi \times R_7)(R_4 + R_3)}{R_0 \times R_6}$ $D_p = \frac{R_1 \times R_5}{R_5 + R_6}$ ($R_4 > R_3$ 时) 三角传动
开始减速点(抛物线) Dp [脉冲]	梯形波 $D_p = \frac{(R_4 - R_3 + 2 \times R_7 - 2)(R_4 + R_3)}{R_0 \times R_6}$ $D_p = \frac{R_1 \times R_5}{R_5 + R_6}$ ($R_4 > R_3$ 时) 三角传动

π 圆周率

6. 关于初始设定寄存器

在上电复位之后，必须要把初始设定寄存器重新设置一次。
之后才能够在脉冲输出停止的时候，更改设置。

6-1 各初始设定寄存器的功能

6-1-1 脉冲输出初始设定寄存器

表 6-1: 脉冲输出初始设定寄存器

bit	内 容	
	0	1
0	0.5 脉冲空转	1.5 脉冲空转
1	未定义(设置为0)	
2	+ 方向上CW脉冲输出	+ 方向上CCW脉冲输出
3	CW、CCW 双时钟方式	PULSE、DIR 的选通脉冲方式
4	未定义(设置为0)	
5	未定义(设置为0)	
6	未定义(设置为0)	
7	脉冲输出结束后，动作结束标志 ON	定位结束后，动作结束标志 ON

空转

所谓空转，是一种能够延迟加减速的功能。

当设置为0时，在启动开始的0.5脉冲后进行加速，在脉冲停止的0.5脉冲前结束减速。当设置为1时，在启动开始的1.5脉冲后进行加速，在脉冲停止的1.5脉冲前结束减速。

$\overline{\text{POUT}}$ 、 $\overline{\text{PDIR}}$ 输出

表 6-2: 脉冲输出初始设定及 $\overline{\text{POUT}}$ 与 $\overline{\text{PDIR}}$ 输出

bit3	bit2	$\overline{\text{POUT}}$		$\overline{\text{PDIR}}$	
		+	-	+	-
0	0				
0	1				
1	0				
1	1				

【注】 正逻辑状态下，情况相反。

动作结束标志

通过动作状态寄存器读取动作结束标志。

当bit7=0时，脉冲输出结束之后，动作结束标志立即变为1。

当bit7=1时，脉冲输出结束之后，若INP输入端子处于激活状态，则动作结束标志变为1。

6-1-2 编码器输入输出的初期设定寄存器

表 6-3: 编码器输入输出的初始设定寄存器

bit	内 容	
	0	1
0	EA、EB 输入模式代码 1	
1	$\overline{\text{EA}}$ 、 $\overline{\text{EB}}$ 输入模式代码 2	
2	未定义(设置为0)	
3	未定义(设置为0)	
4	未定义(设置为0)	
5	未定义(设置为0)	
6	未定义(设置为0)	
7	未定义(设置为0)	

编码器输入代码

表 6-4: 编码器输入模式代码

代码 2	代码 1	内 容
0	0	双时钟负逻辑
0	1	二相时钟4倍频
1	0	二相时钟2倍频
1	1	二相时钟1倍频

6-1-3 计数器A、B 初始设定寄存器

表 6-5: 计数器 A、B 初始设定寄存器

bit	内 容	
	0	1
0	内部振荡脉冲计数器 禁用	内部振荡脉冲计数器 启用
1	编码计数器 禁用	编码计数器 启用
2	未定义(设置为0)	
3	编码器输入 正向计数	编码器输入 反向计数
4	未定义(设置为0)	
5	计数范围: -8,388,608 ~ 8,388,607	计数范围: 0 ~ 16,777,215
6	24bit 模式	32bit 模式
7	未定义(设置为0)	

多重输入计数器

计数器A及计数器B可以同时内部振荡脉冲和编码器输入进行计数。通过bit0~1，能够启用各个计数器。

所谓bit3编码器输入的正向计数，是指当A相超前B相时进行正计数，当B相超前A相时进行倒计数。设置为反向计数时，情况相反。

6-1-4 输入的初始设定寄存器

表 6-6: 输入的初始设定寄存器

bit	内 容	
	0	1
0	+SLD、-SLD 为减速输入	+SLD、-SLD 为停止减速输入
1	+SLD、-SLD 为水平动作输入	+SLD、-SLD 为边沿动作输入
2	$\overline{\text{ORG}}$ 为低灵敏度输入	$\overline{\text{ORG}}$ 为高灵敏度输入
3	$\overline{\text{MARK}}$ 为低灵敏度输入	$\overline{\text{MARK}}$ 为高灵敏度输入
4	$\overline{\text{CLRA}}$ 为水平清零输入	$\overline{\text{CLRA}}$ 为边沿清零输入
5	未定义(常设为0)	
6	未定义(常设为0)	
7	未定义(常设为0)	

当bit0=0时，若 $\overline{\text{+SLD}}$ 或 $\overline{\text{-SLD}}$ 处于激活状态，降低 R_3 寄存器设置的速度($R_4 > R_3$ 时)可继续脉冲输出。

当bit0=1时，若 $\overline{\text{+SLD}}$ 或 $\overline{\text{-SLD}}$ 处于激活状态，降低 R_3 寄存器设置的速度($R_4 > R_3$ 时)可停止脉冲输出。

6-1-5 输入逻辑的初始设定寄存器 I、II

输入逻辑的初始设定寄存器 I 使用表 2-1 的数据1进行读写，输入逻辑的初始设定寄存器 II 使用数据2进行读写。

表 6-7: 输入逻辑的初始设定寄存器 I

bit	内 容	
	0	1
0	$\overline{+EL}$ 为负逻辑输入	$\overline{+EL}$ 为正逻辑输入
1	$\overline{-EL}$ 为负逻辑输入	$\overline{-EL}$ 为正逻辑输入
2	\overline{ALM} 为负逻辑输入	\overline{ALM} 为正逻辑输入
3	未使用 (常设为0)	
4	未使用 (常设为0)	
5	未使用 (常设为0)	
6	未使用 (常设为0)	
7	未使用 (常设为0)	

表 6-8: 输入逻辑的初始设定寄存器 II

bit	内 容	
	0	1
0	\overline{ORG} 为负逻辑	\overline{ORG} 为正逻辑
1	\overline{EZ} 为负逻辑	\overline{EZ} 为正逻辑
2	$\overline{+SLD}$ 为负逻辑输入	$\overline{+SLD}$ 为正逻辑输入
3	$\overline{-SLD}$ 为负逻辑输入	$\overline{-SLD}$ 为正逻辑输入
4	\overline{INP} 为负逻辑输入	\overline{INP} 为正逻辑输入
5	\overline{MARK} 为负逻辑输入	\overline{MARK} 为正逻辑输入
6	未使用 (常设为0)	
7	未使用 (常设为0)	

6-1-6 输入文件夹的初始设定寄存器 (F)

输入文件夹的设定值决定了 $\overline{+EL}$ 、 $\overline{-EL}$ 、 \overline{ALM} 、 $\overline{+SLD}$ 、 $\overline{-SLD}$ 的灵敏度。

设定值的范围为1 ~ 256。若设定为256，实际的设定值为0。

灵敏度为 $16 \times F \times$ 标准时钟的1个周期。

6-1-7 输出的初始设定寄存器

表 6-9: 输出的初始设定寄存器

bit	内 容	
	0	1
0	$\overline{\text{CLR}}$ 为单稳输出	$\overline{\text{CLR}}$ 为通用输出
1	未定义 (常设为0)	
2	未定义 (常设为0)	
3	未定义 (常设为0)	
4	未定义 (常设为0)	
5	未定义 (常设为0)	
6	未定义 (常设为0)	
7	未定义 (常设为0)	

6-1-8 输出逻辑的初始设定寄存器

表 6-10: 输出逻辑的初始设定寄存器

bit	内 容	
	0	1
0	$\overline{\text{POUT}}$ 为负逻辑输出	$\overline{\text{POUT}}$ 为正逻辑输出
1	$\overline{\text{PDIR}}$ 为负逻辑输出	$\overline{\text{PDIR}}$ 为正逻辑输出
2	$\overline{\text{CLR}}$ 为负逻辑输出	$\overline{\text{CLR}}$ 为正逻辑输出
3	$\overline{\text{INT}}$ 为负逻辑输出	$\overline{\text{INT}}$ 为正逻辑输出
4	$\overline{\text{ERROR}}$ 为负逻辑输出	$\overline{\text{ERROR}}$ 为正逻辑输出
5	$\overline{\text{MOVE}}$ 为负逻辑输出	$\overline{\text{MOVE}}$ 为正逻辑输出
6	未定义 (常设为0)	
7	未定义 (常设为0)	

※X7083中并无 bit4、bit5 的 ERROR、MOVE 设置。

7. 关于控制模式寄存器

7-1 各控制模式寄存器的功能

7-1-1 动作控制模式设定寄存器

表 7-1: 动作控制模式设定寄存器

bit	内 容	
	0	1
0	不实行同步启动控制	实行同步启动控制
1	开始减速点控制代码1	
2	开始减速点控制代码2	
3	不实行插补控制	实行插补控制
4	线性加减速模式	S曲线加减速模式
5	抛物线	正弦曲线
6	未使用（常设为0）	
7	未使用（常设为0）	

同步启动

实行同步启动控制的情况下，在发出00h~19h驱动指令或40h、41h计时指令之后，若同步开始输入端子SYNC从HIGH变为了LOW状态，则开始脉冲振荡或计时。

开始减速点控制代码

开始减速点控制的模式有四种。采用bit1-2进行设置。

代码 2	代码 1	内 容
0	0	自动演算
0	1	补偿设置
1	0	手动设置
1	1	不进行减速

自动演算

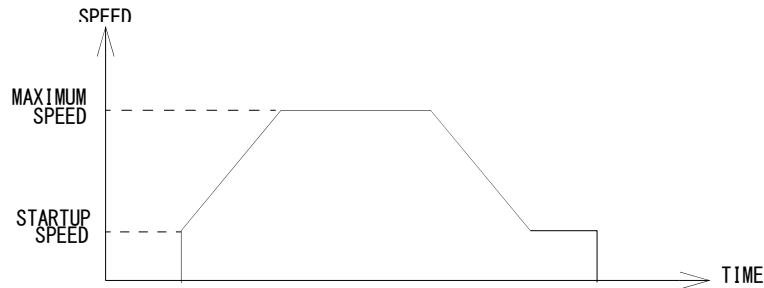
在加速率和减速率等同的情况下，可使用该模式。当开始驱动时，计数器D被清零，在驱动过程中进行计数操作。计数器C用于管理剩余的脉冲数，该计数器的数值一旦低于计数器D的数值，则开始减速。

启动前，无需对计数器D进行预设。

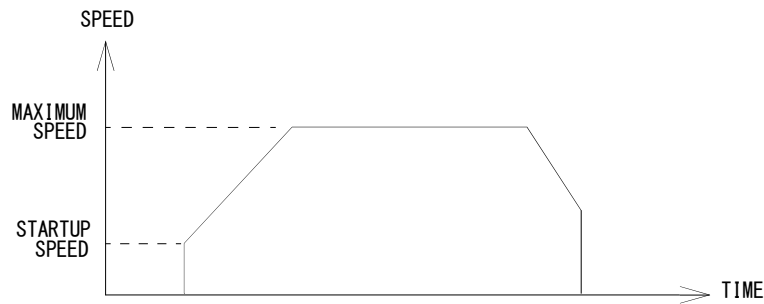
补偿设置

在该模式下，驱动开始时，计数器D并不会被清零，直接在驱动过程中实行计数的操作。计数器C用于管理剩余的脉冲数，该计数器的数值一旦低于计数器D的数值，则开始减速。在驱动开始前，将预设补偿值。设定值范围为-8,388,608 ~ 8,388,607，以2的补数形式预先设置在计数器D中。其动作如下所示。

预设正值时



预设负值时

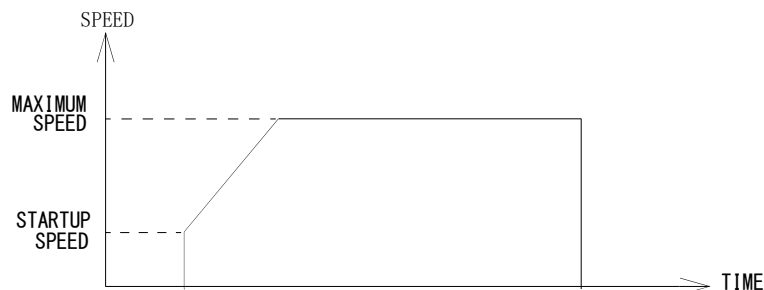


手动设置

在该模式下，用于管理减速开始点的计数器D并不实行计数动作，而是发挥着寄存器R₂的功能。在驱动开始时，也不会被清零。管理残留脉冲数的计数器C的数值，若低于预设过后的R₂寄存器，则开始减速动作。

不实行开始减速点动作

在该模式下，将进行如下所示的动作。



S曲线加减速

在bit4=1的S曲线加减速模式下，能够使用2种加减速形状。当bit5=0时，呈现抛物线状，当bit5=1时，呈现正弦函数状。

7-1-2 计数器A、B 的控制寄存器

表 7-2: 计数器 A、B 的控制

bit	内 容	
	0	1
0	错误停止时不自动清零	错误停止时自动清零
1	正常停止时不自动清零	正常停止时自动清零
2	未定义 (常设为0)	
3	未定义 (常设为0)	
4	未定义 (常设为0)	
5	未定义 (常设为0)	
6	未定义 (常设为0)	
7	未定义 (常设为0)	

7-1-3 $\overline{\text{CLR}}$ 输出控制模式寄存器表 7-3: $\overline{\text{CLR}}$ 输出控制模式寄存器

bit	内 容	
	0	1
0	错误停止时不自动输出 $\overline{\text{CLR}}$	错误停止时自动输出 $\overline{\text{CLR}}$
1	正常停止时不自动输出 $\overline{\text{CLR}}$	正常停止时自动输出 $\overline{\text{CLR}}$
2	未定义 (常设为0)	
3	未定义 (常设为0)	
4	未定义 (常设为0)	
5	未定义 (常设为0)	
6	未定义 (常设为0)	
7	未定义 (常设为0)	

7-1-4 比较器控制模式设定寄存器

表 7-4: 比较器控制模式设定寄存器

bit	内 容	
	0	1
0	P 输入选通代码 1	
1	P 输入选通代码 2	
2	未定义 (设置为0)	
3	Q 输入选通代码 1	
4	Q 输入选通代码 2	
5	未定义 (设置为0)	
6	绝对值比较	2的补数比较
7	比较器输出为 P=Q	比较器输出为 P > Q

输入选通代码 (P、Q通用)

代码 2	代码 1	内 容
0	0	计数器 A
0	1	计数器 B
1	0	计数器 C
1	1	比较寄存器

8. 关于中断功能

在本LSI中，具有脉冲输出因子、计数器因子、传感器因子引起的中断功能。可以屏蔽各因子引起的中断。

8-1 各中断屏蔽寄存器

8-1-1 脉冲振荡中断屏蔽寄存器

表 8-1: 脉冲振荡中断屏蔽寄存器

bit	内 容	
	0	1
0	禁止正常脉冲输出结束中断	允许正常脉冲输出结束中断
1	禁止错误停止中断	允许错误停止中断
2	禁止开始减速点中断	允许开始减速点中断
3	禁止等速中断	允许等速中断
4	未使用（常设为0）	
5	禁止最大加速度中断	允许最大加速度中断
6	未使用（常设为0）	
7	未使用（常设为0）	

8-1-2 计数器中断屏蔽寄存器

表 8-2: 计数器中断屏蔽寄存器

bit	内 容	
	0	1
0	禁止计数器A的进位中断	允许计数器A的进位中断
1	禁止计数器A的借位中断	允许计数器A的借位中断
2	禁止计数器B的进位中断	允许计数器B的进位中断
3	禁止计数器B的借位中断	允许计数器B的借位中断
4	未定义（常设为0）	
5	禁止计数器C的借位中断	允许计数器C的借位中断
6	未定义（常设为0）	
7	未定义（常设为0）	

8-1-3 传感器中断屏蔽寄存器

表 8-3: 传感器中断屏蔽寄存器

bit	内 容	
	0	1
0	禁止 $\overline{\text{ORG}}$ 引起的中断	允许 $\overline{\text{ORG}}$ 引起的中断
1	禁止 $\overline{\text{EZ}}$ 引起的中断	允许 $\overline{\text{EZ}}$ 引起的中断
2	禁止 $\overline{\text{IN0}}$ 引起的中断	允许 $\overline{\text{IN0}}$ 引起的中断
3	禁止 $\overline{\text{MARK}}$ 引起的中断	允许 $\overline{\text{MARK}}$ 引起的中断
4	未定义 (常设为0)	
5	未定义 (常设为0)	
6	未定义 (常设为0)	
7	未定义 (常设为0)	

8-1-4 比较中断屏蔽寄存器

表 8-4: 比较中断屏蔽寄存器

bit	内 容	
	0	1
0	禁止 $\text{P}=\text{Q}$ 引起的中断	允许 $\text{P}=\text{Q}$ 引起的中断
1	禁止 $\text{P} > \text{Q}$ 引起的中断	允许 $\text{P} > \text{Q}$ 引起的中断
2	未定义 (常设为0)	
3	未定义 (常设为0)	
4	未定义 (常设为0)	
5	未定义 (常设为0)	
6	未定义 (常设为0)	
7	未定义 (常设为0)	

8-2 各中断标志寄存器

8-2-1 脉冲振荡中断标志寄存器

表 8-5: 脉冲振荡中断标志寄存器

bit	内 容	
	0	1
0	脉冲输出结束中断标志OFF	脉冲输出结束中断标志ON
1	错误停止中断标志OFF	错误停止中断标志ON
2	开始减速点中断标志OFF	开始减速点中断标志ON
3	等速中断标志OFF	等速中断标志ON
4	未定义（常设为0）	
5	最大加速度中断标志OFF	最大加速度中断标志ON
6	未使用（常设为0）	
7	未使用（常设为0）	

8-2-2 计数器中断标志寄存器

表 8-6: 计数器中断标志寄存器

bit	内 容	
	0	1
0	计数器A进位中断标志寄存器OFF	计数器A进位中断标志寄存器ON
1	计数器A借位中断标志寄存器OFF	计数器A借位中断标志寄存器ON
2	计数器B进位中断标志寄存器OFF	计数器B进位中断标志寄存器ON
3	计数器B借位中断标志寄存器OFF	计数器B借位中断标志寄存器ON
4	未定义（常设为0）	
5	计数器C借位中断标志寄存器OFF	计数器C借位中断标志寄存器ON
6	未定义（常设为0）	
7	未定义（常设为0）	

8-2-3 传感器中断标志寄存器

表 8-7: 传感器中断标志寄存器

bit	内 容	
	0	1
0	因 $\overline{\text{ORG}}$ 引起的中断标志OFF	因 $\overline{\text{ORG}}$ 引起的中断标志ON
1	因 $\overline{\text{EZ}}$ 引起的中断标志OFF	因 $\overline{\text{EZ}}$ 引起的中断标志ON
2	因 $\overline{\text{IN0}}$ 引起的中断标志OFF	因 $\overline{\text{IN0}}$ 引起的中断标志ON
3	因 $\overline{\text{MARK}}$ 引起的中断标志OFF	因 $\overline{\text{MARK}}$ 引起的中断标志ON
4	未定义（常设为0）	
5	未定义（常设为0）	
6	未定义（常设为0）	
7	未定义（常设为0）	

8-2-4 比较器中断标志寄存器

表 8-8: 比较器中断标志寄存器

bit	内 容	
	0	1
0	因 $\text{P}=\text{Q}$ 引起的中断标志OFF	因 $\text{P}=\text{Q}$ 引起的中断标志ON
1	因 $\text{P} > \text{Q}$ 引起的中断标志OFF	因 $\text{P} > \text{Q}$ 引起的中断标志ON
2	未定义（常设为0）	
3	未定义（常设为0）	
4	未定义（常设为0）	
5	未定义（常设为0）	
6	未定义（常设为0）	
7	未定义（常设为0）	

9. 关于状态寄存器

状态寄存器分为主状态寄存器和辅助状态寄存器。其中，主状态是可在表2-1的地址分配表中读取的中断状态和动作状态，辅助状态是设定寄存选择器，在读出数据1~3中进行读取的状态。

9-1 主状态寄存器

9-1-1 动作状态寄存器

通过动作状态寄存器可以了解本LSI最全面的状态。

其内容包括脉冲输出状态和脉冲输出的结束状态，以及有无中断。

表 9-1: 动作状态寄存器

bit	内 容	
	0	1
0	正在停止	正在动作
1	不在加速	正在加速
2	不在减速	正在减速
3	未定义（常设为0）	
4	错误标志OFF	错误标志ON
5	停止标志 OFF	停止标志ON
6	中断标志OFF	中断标志 ON
7	CLR OFF	CLR ON

9-1-2 中断状态寄存器

通过该中断状态寄存器，可了解目前的中断状态属于哪一分组。通过读取中断标志寄存器，便可以了解更加具体的中断原因

表 9-2: 中断状态寄存器

bit	内 容	
	0	1
0	脉冲振荡中断标志OFF	脉冲振荡中断标志 ON
1	计数器中断标志 OFF	计数器中断标志 ON
2	传感器中断标志OFF	传感器中断标志 ON
3	比较器中断标志 OFF	比较器中断标志 ON
4	未使用（常设为0）	
5	未使用（常设为0）	
6	未使用（常设为0）	
7	未使用（常设为0）	

9-1-3 中断轴状态寄存器

通过该中断轴状态寄存器，可以了解哪一个轴发生了中断状态。

表 9-3: 中断轴状态寄存器

bit	内 容	
	0	1
0	#1 轴的中断标志 OFF	#1 轴的中断标志 ON
1	#2 轴的中断标志 OFF	#2 轴的中断标志 ON
2	#3 轴的中断标志 OFF	#3 轴的中断标志 ON
3	#4 轴的中断标志 OFF	#4 轴的中断标志 ON
4	#5 轴的中断标志 OFF	#5 轴的中断标志 ON
5	#6 轴的中断标志 OFF	#6 轴的中断标志 ON
6	#7 轴的中断标志 OFF	#7 轴的中断标志 ON
7	#8 轴的中断标志 OFF	#8 轴的中断标志 ON

※X7023A仅针对#1 轴～ #2 轴，X7043 仅针对 #1 轴～ #4 轴。

9-2 辅助状态寄存器

9-2-1 传感器状态寄存器

通过传感器状态寄存器，可读取传感器输入的实时状态。

在2字节单独读取的寄存器中，写入表2-1地址分配表中的寄存选择之后，便能够在读出数据1中读取+EL、-EL和ALM的状态，并且在读出数据2中读取ORG、EZ、+SLD、-SLD、INP、MARK的状态。

表 9-4: 传感器状态寄存器 1

bit	内 容	
	0	1
0	+EL OFF	+EL ON
1	-EL OFF	-EL ON
2	ALM OFF	ALM ON
3	未使用（常设为0）	
4	未使用（常设为0）	
5	未使用（常设为0）	
6	未使用（常设为0）	
7	未使用（常设为0）	

表 9-5: 传感器状态寄存器 2

bit	内 容	
	0	1
0	ORG OFF	ORG ON
1	EZ OFF	EZ ON
2	+SLD OFF	+SLD ON
3	-SLD OFF	-SLD ON
4	INP OFF	INP ON
5	MARK OFF	MARK ON
6	未使用（常设为0）	
7	未使用（常设为0）	

9-2-2 正常停止因子状态寄存器

通过该正常停止因子状态寄存器，可以了解作状态寄存器停止标志ON以及错误标志OFF时的停止原因。当 $\overline{\text{ORG}}$ 以及 $\overline{\text{EZ}}$ 处于ON状态时，表示原点复位结束，当 $\overline{+\text{SLD}}$ 或 $\overline{-\text{SLD}}$ 处于ON状态时，表示传感器引起停止减速。

表 9-6: 正常停止因子状态寄存器

bit	内 容	
	0	1
0	$\overline{\text{ORG}}$ OFF	$\overline{\text{ORG}}$ ON
1	$\overline{\text{EZ}}$ OFF	$\overline{\text{EZ}}$ ON
2	$\overline{+\text{SLD}}$ OFF	$\overline{+\text{SLD}}$ ON
3	$\overline{-\text{SLD}}$ OFF	$\overline{-\text{SLD}}$ ON
4	未使用（常设为0）	
5	未使用（常设为0）	
6	未使用（常设为0）	
7	未使用（常设为0）	

9-2-3 错误停止因子状态寄存器

通过该错误停止因子状态寄存器，可以了解动作状态的停止标志ON且错误标志ON时的停止原因。

表 9-7: 错误停止因子状态寄存器

bit	内 容	
	0	1
0	$\overline{+\text{EL}}$ OFF	$\overline{+\text{EL}}$ ON
1	$\overline{-\text{EL}}$ OFF	$\overline{-\text{EL}}$ ON
2	$\overline{\text{ALM}}$ OFF	$\overline{\text{ALM}}$ ON
3	未使用（常设为0）	
4	未使用（常设为0）	
5	未使用（常设为0）	
6	未使用（常设为0）	
7	未使用（常设为0）	

9-2-4 通用输入状态寄存器

通过该状态寄存器能够了解 $\overline{\text{IN0}}\sim\overline{\text{IN7}}$ 输入的实时状态。

表 9-8: 通用输入状态寄存器

bit	内 容	
	0	1
0	$\overline{\text{IN0}}$ OFF	$\overline{\text{IN0}}$ ON
1	$\overline{\text{IN1}}$ OFF	$\overline{\text{IN1}}$ ON
2	$\overline{\text{IN2}}$ OFF	$\overline{\text{IN2}}$ ON
3	$\overline{\text{IN3}}$ OFF	$\overline{\text{IN3}}$ ON
4	$\overline{\text{IN4}}$ OFF	$\overline{\text{IN4}}$ ON
5	$\overline{\text{IN5}}$ OFF	$\overline{\text{IN5}}$ ON
6	$\overline{\text{IN6}}$ OFF	$\overline{\text{IN6}}$ ON
7	$\overline{\text{IN7}}$ OFF	$\overline{\text{IN7}}$ ON

9-2-5 比较器状态寄存器

通过该比较器状态寄存器，能够了解比较器控制模式设定寄存器中，设定的P输入以及Q输入的比较结果。

表 9-9: 比较器状态寄存器

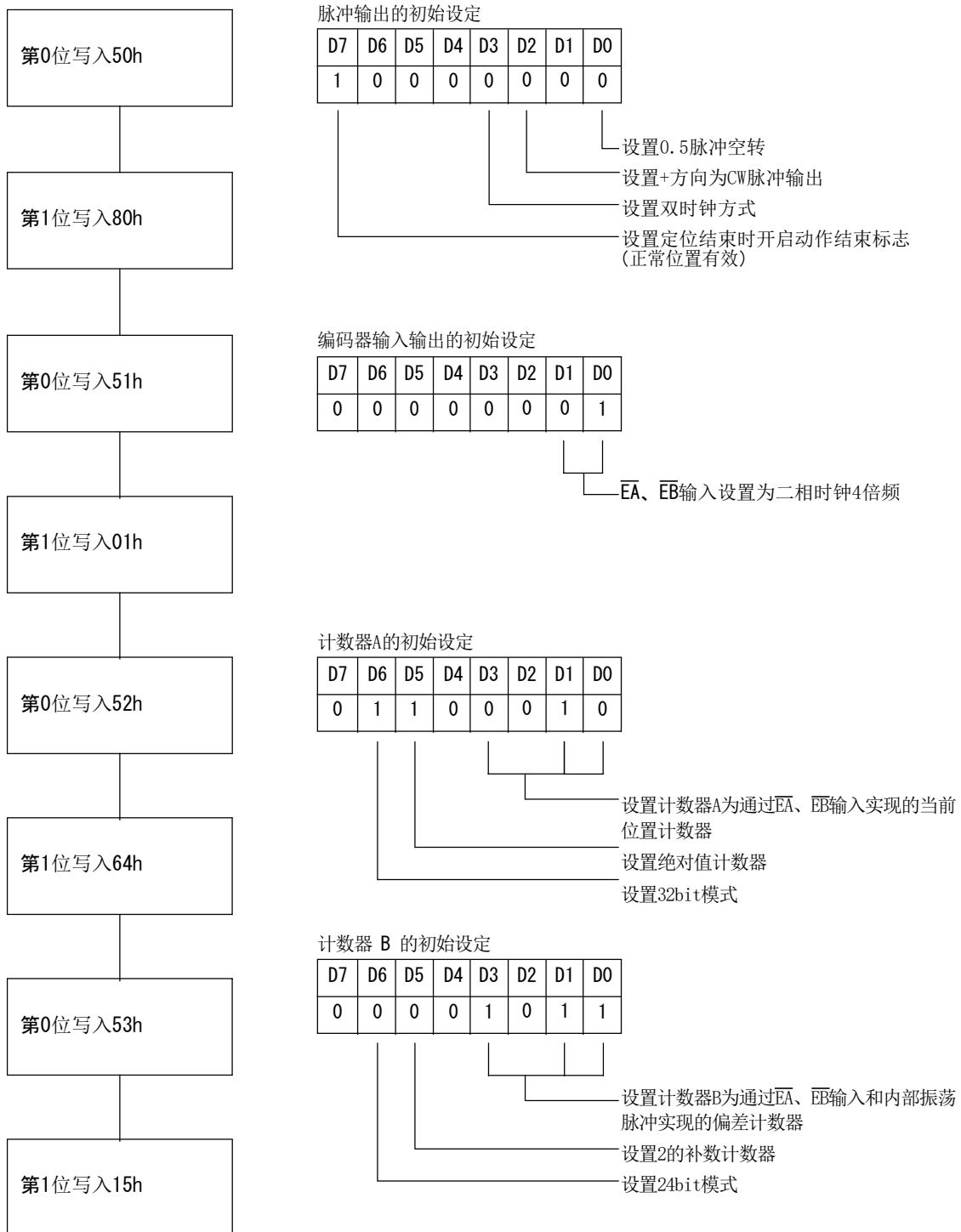
bit	内 容	
	0	1
0	不处于P=Q状态	处于P=Q 状态
1	不处于P > Q状态	处于P > Q 状态
2	未使用（常设为0）	
3	未使用（常设为0）	
4	未使用（常设为0）	
5	未使用（常设为0）	
6	未使用（常设为0）	
7	未使用（常设为0）	

10. 软件示例

10-1 初始设定

上电复位之后，必须要对8类初始设定寄存器都进行一次重新设置。设置的顺序有所不同。

图 10-1：初期设置流程图（以#1 轴为例）





输入的初始设置

D7	D6	D5	D4	D3	D2	D1	D0
0	0	1	0	1	0	1	0

- +设置+SLD、-SLD输入为减速输入
- 设置+SLD、-SLD输入为边沿输入
- ORG输入为低灵敏度输入
- MARK输入为高灵敏度输入
- CLEA输入为水平输入

输入逻辑的初期设置 I

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	1	1	1

- 设置+EL为正逻辑输入
- 设置-EL为正逻辑输入
- 设置ALM为正逻辑输入

输入逻辑的初期设置 II

D7	D6	D5	D4	D3	D2	D1	D0
0	0	1	0	0	0	0	0

- 设置ORG为负逻辑输入
- 设置EZ为负逻辑输入
- 设置+SLD为负逻辑输入
- 设置-SLD为负逻辑输入
- 设置INP输入为负逻辑输入
- 设置MARK输入为负逻辑输入

输出的初期设置

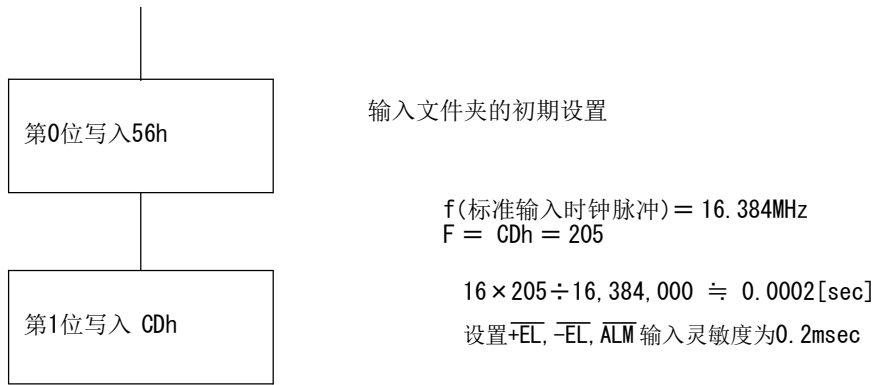
D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	1

- 设置CLR为通用输出

输出逻辑的初期设置

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	1	0	0

- 设置POUT为负逻辑输出
- 设置PDIR为负逻辑输出
- 设置CLR为正逻辑输出
- 设置INT为负逻辑输出
- 设置ERROR为负逻辑输出
- 设置MOVE为负逻辑输出

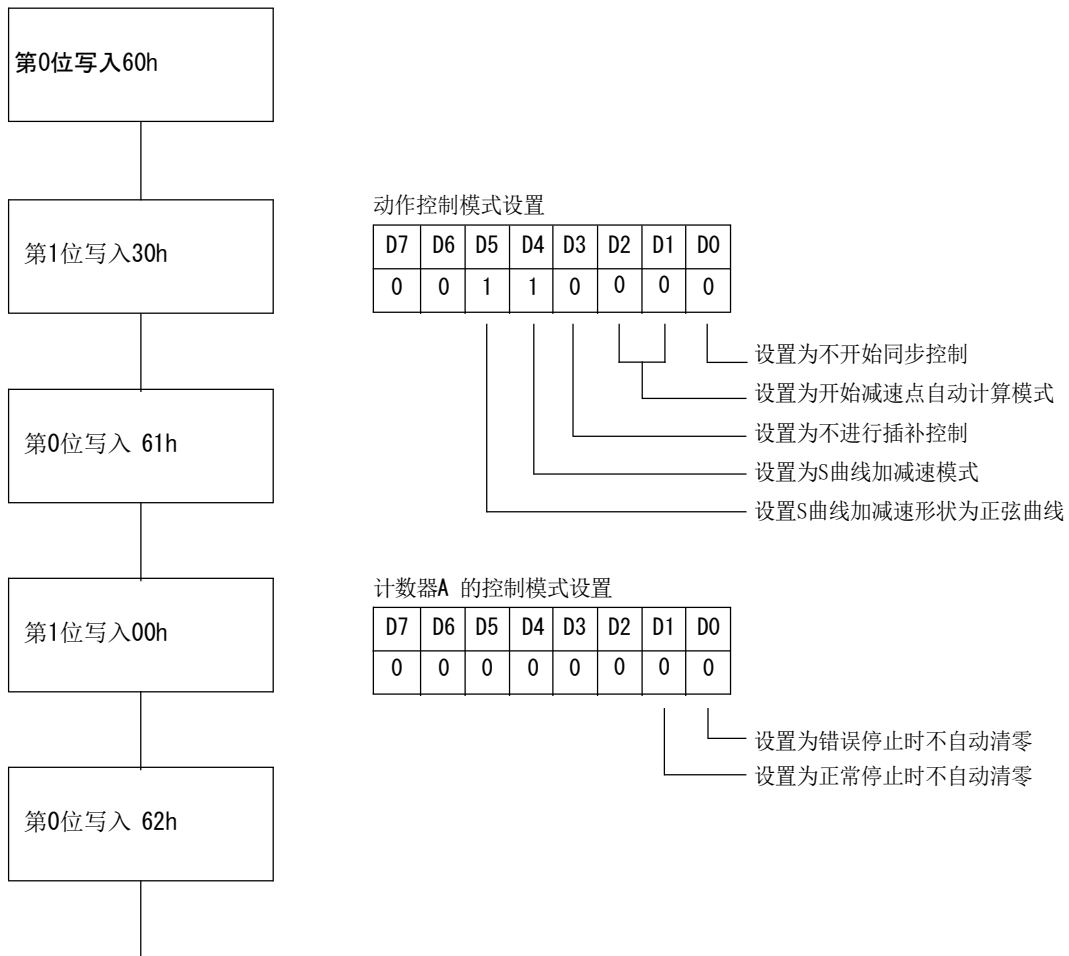


10-2 控制模式设置

上电复位后，驱动之前必须要重新进行一次设置。

设置的顺序虽有不同，不过关于动作模式设定寄存器，需要在设置R₁寄存器和R₈寄存器之前就进行变更。若控制模式没有变更，则无需再次设置。

图 10-2: 控制模式设置的流程图（以#1轴为例）





设置计数器B的控制模式

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0

设置为错误停止时不自动清零
 设置为正常停止时不自动清零

设置CLR输出的控制模式

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0

设置为错误停止时不自动清零
 设置为正常停止时不自动清零

设置比较器控制模式

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	1	0	0	1	1

设置P输入为比较寄存器
 设置Q输入为计数器C
 设置绝对值比较
 设置CMP输出为P>Q

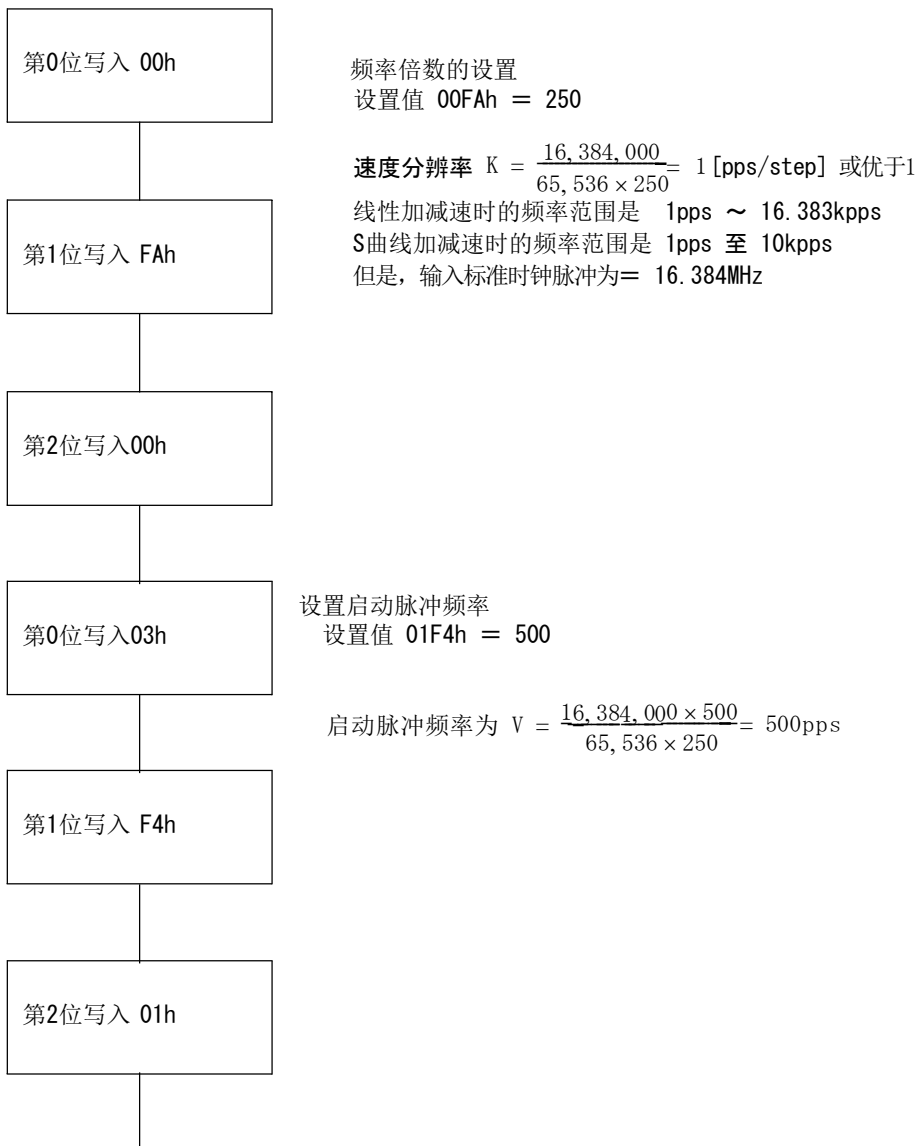
10-3 参数的设定

在参数设定寄存器中，输出脉冲设定寄存器（R₁）、减速开始设定寄存器（R₂）以及直线插补基数设定寄存器（R₈），需要在写入驱动指令之前就立即进行设置。

在本节当中，将针对频率倍数设定寄存器（R₀）、启动频率设定寄存器（R₃）、最高频率设定寄存器（R₄）、加速率设定寄存器（R₅）、减速率设定寄存器（R₆）以及S曲线加减速段设定寄存器（R₇）进行说明。

在上电复位之后，必须要重新设定一次这些寄存器。在这之后，对于没有发生变更的参数，则无需再次设置。其次，若不使用S曲线加减速，无需设置S曲线加减速段设置寄存器（R₇）。

图 10-3: 参数设置的流程图（以#1轴为例）

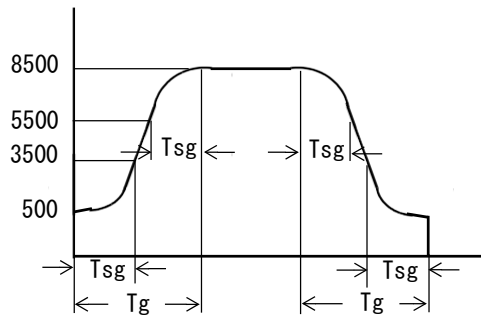




设置最高频率
设置值 2134h = 8,500

$$\text{最高频率为 } V = \frac{16,384,000 \times 8,500}{65,536 \times 250} = 8,500 \text{ pps}$$

设置S曲线加减速段
设置值 0BB8h = 3,000
速度如下图所示。



设置加速度
设置值 00A0h = 160

$$\text{加速度 } g = \frac{16,384,000 \times 1 \times 160}{131,072} = 20,000 \text{ pps/sec}$$

$$\text{加速时间 } T_g = \frac{131,072 \times (8,500 - 500)}{16,384,000 \times 160} = 0.4 \text{ sec}$$

(直线)

$$\text{加速时间 } T_g = \frac{131,072 \times (8,500 - 500 + 2 \times 3,000)}{16,384,000 \times 160} = 0.7 \text{ sec}$$

(S形抛物线)

$$\text{加速时间 } T_g = \frac{131,072 \times (8,500 - 500 - 2 \times 3,000 + \pi \times 3,000)}{16,384,000 \times 160} = 0.57 \text{ sec}$$

(S形正弦曲线)



减速率的设置

设置值 00A0h = 160

$$\text{减速度 } g = \frac{16,384,000 \times 1 \times 160}{131,072} = 20,0000\text{pps/sec}$$

$$\text{减速时间 } T_g = \frac{131,072 \times (8,500 - 500)}{16,384,000 \times 160} = 0.4\text{sec}$$

(直线)

$$\text{减速时间 } T_g = \frac{131,072 \times (8,500 - 500 + 2 \times 3,000)}{16,384,000 \times 160} = 0.7\text{sec}$$

(S曲线抛物线)

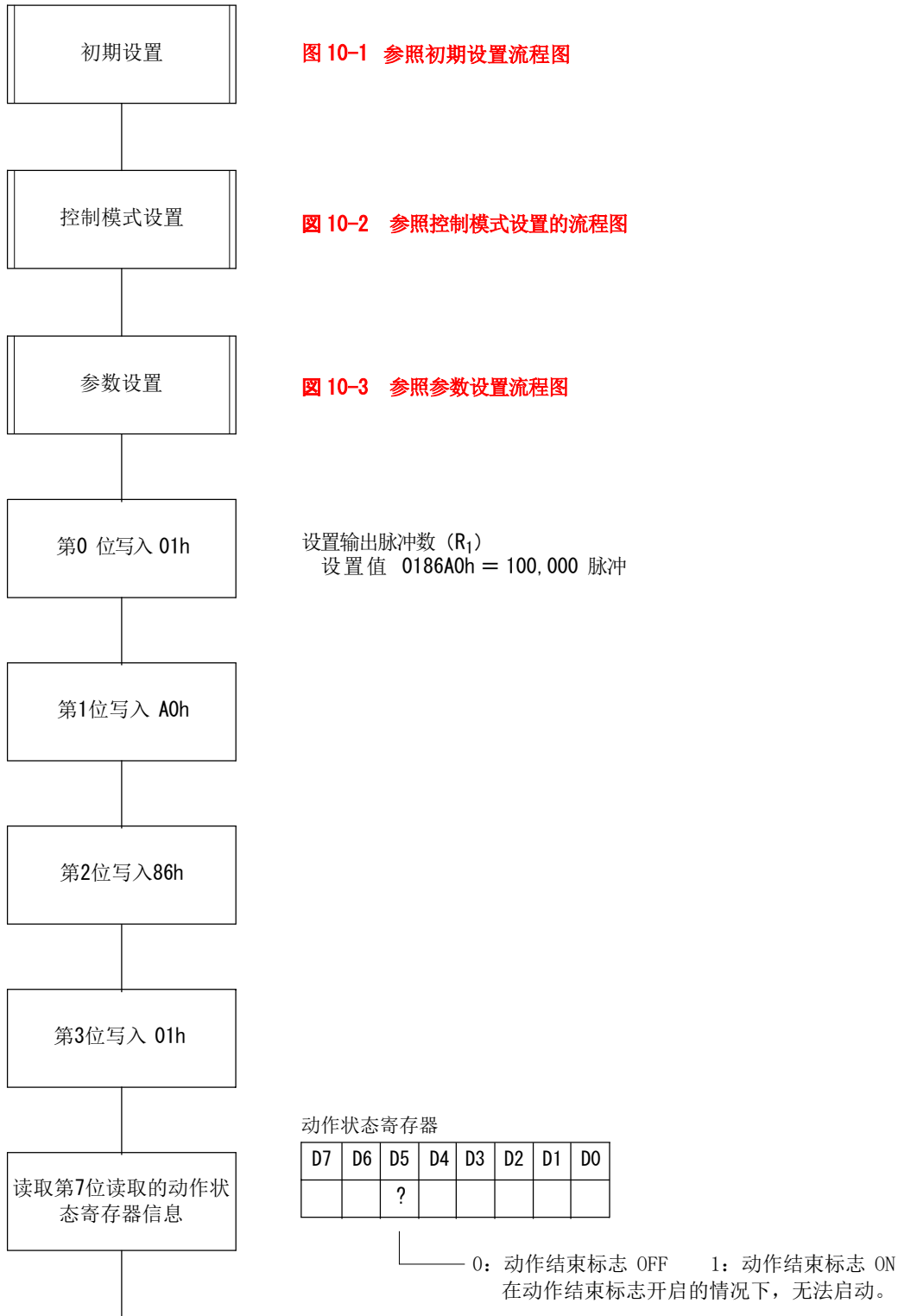
$$\text{减速时间 } T_g = \frac{131,072 \times (8,500 - 500 - 2 \times 3,000 + \pi \times 3,000)}{16,384,000 \times 160} = 0.57\text{sec}$$

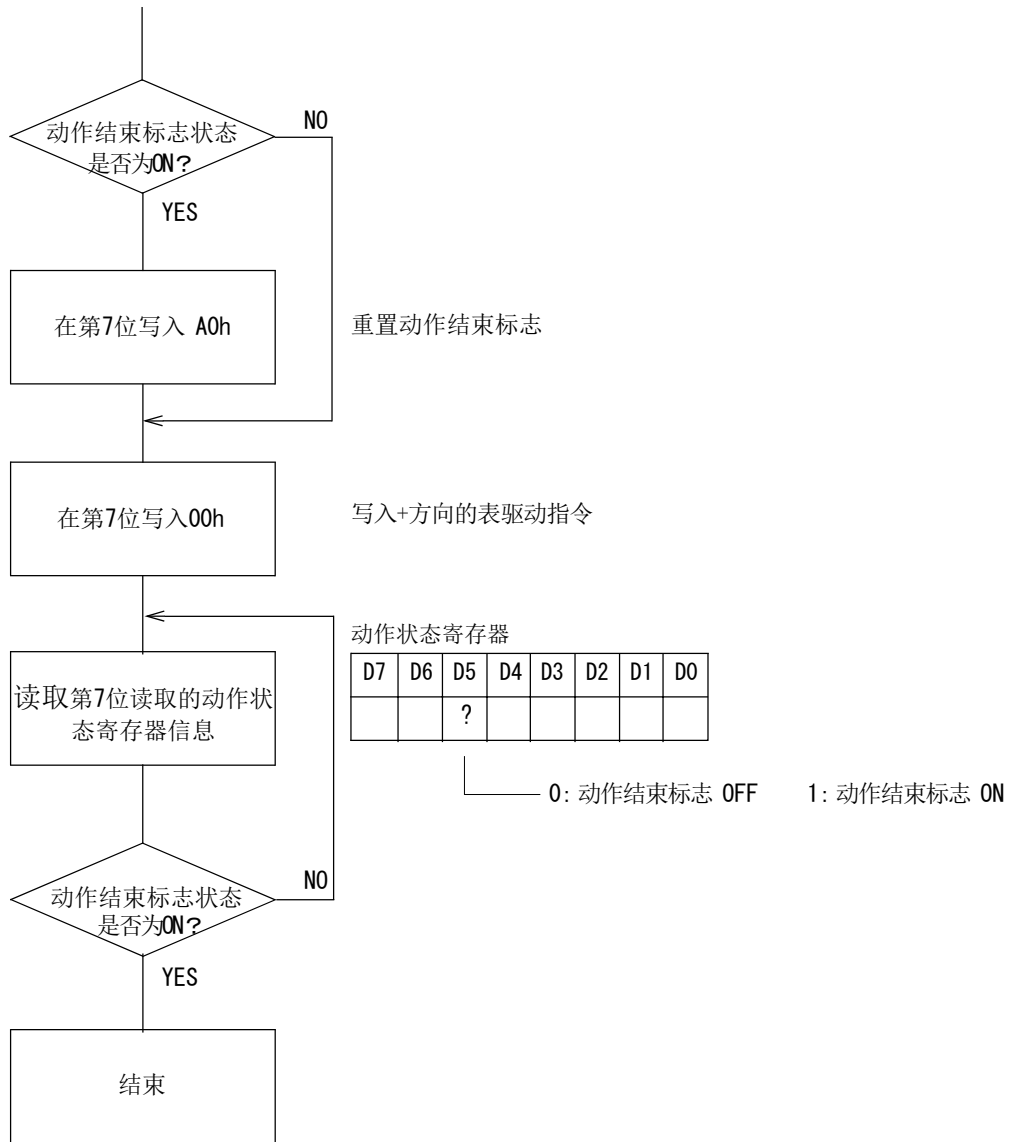
(S形正弦曲线)

10-4 表驱动

本节以独立轴的表驱动为例进行说明。由于在S曲线加减速、减速开始点自动计算模式下进行驱动，加速率（ R_5 ）和减速率（ R_6 ）设置为相同的设定值。可以通过状态的轮询功能确认动作是否已经结束。

图 10-4: 表驱动的流程图 (以 #1轴为例)





10-5 原点复位动作

原点复位时序有诸多类型，本节中将以下述时序和条件为例，进行说明。另外，图10-6原点复位流程图中说明的是初始设置、参数设置之后的具体流程。

图 10-5：原点复位时序示例

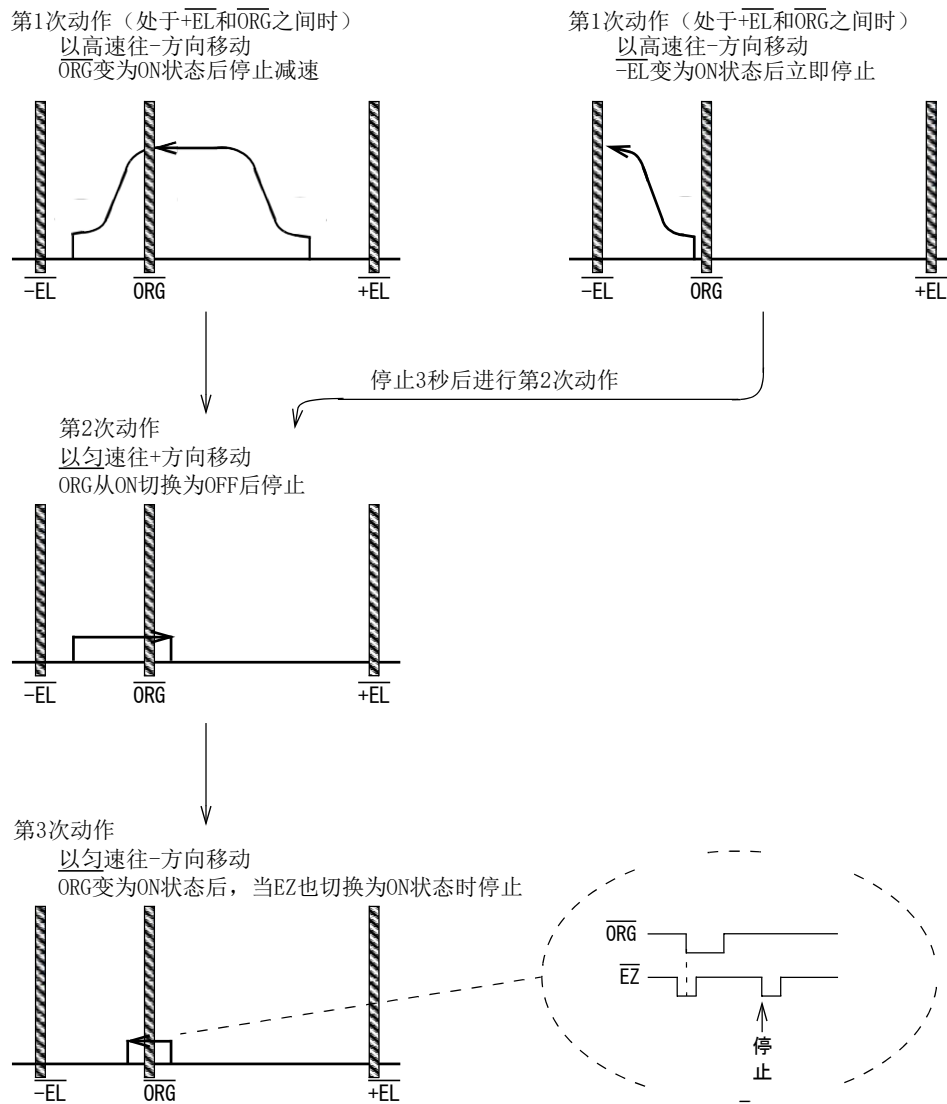
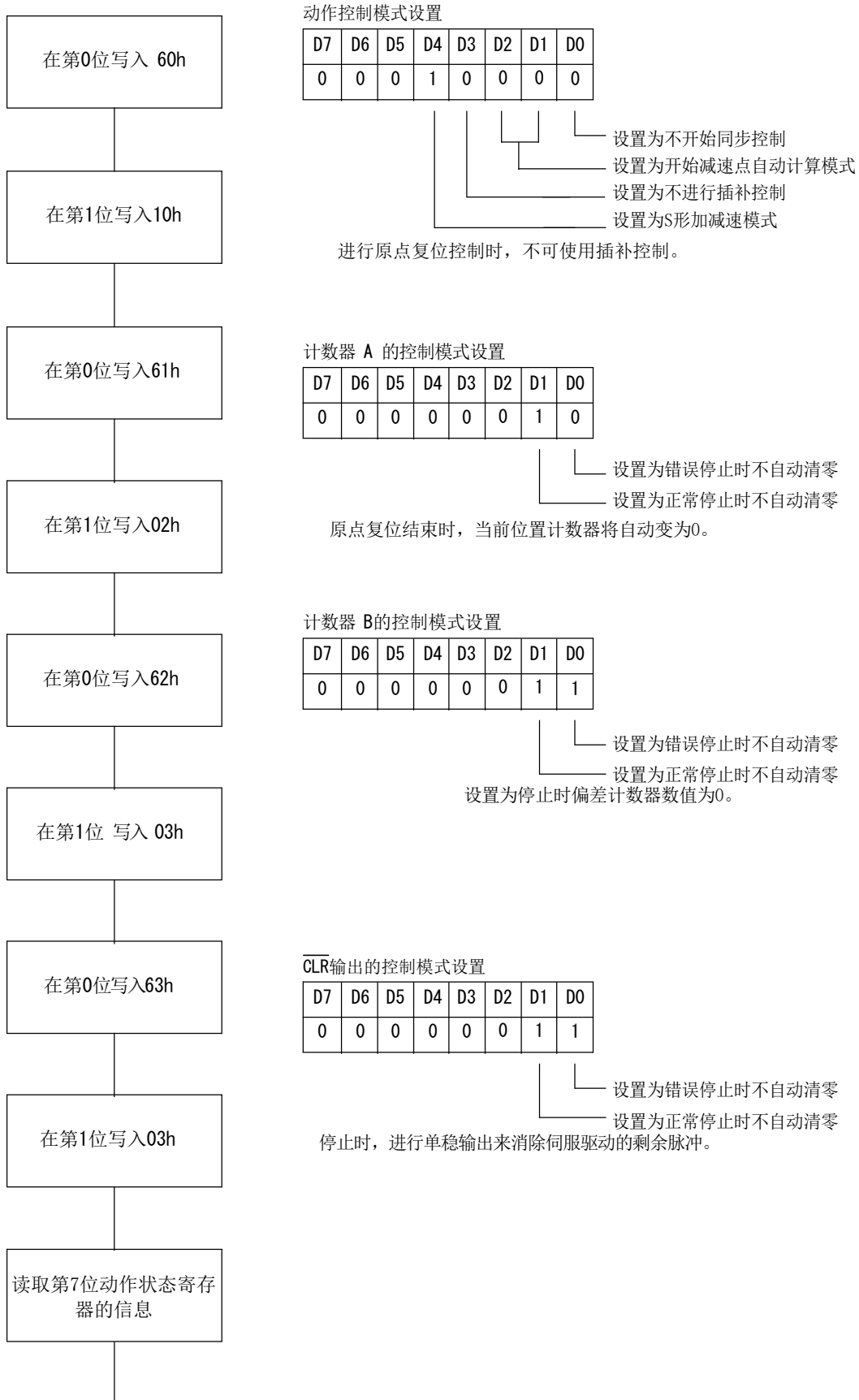
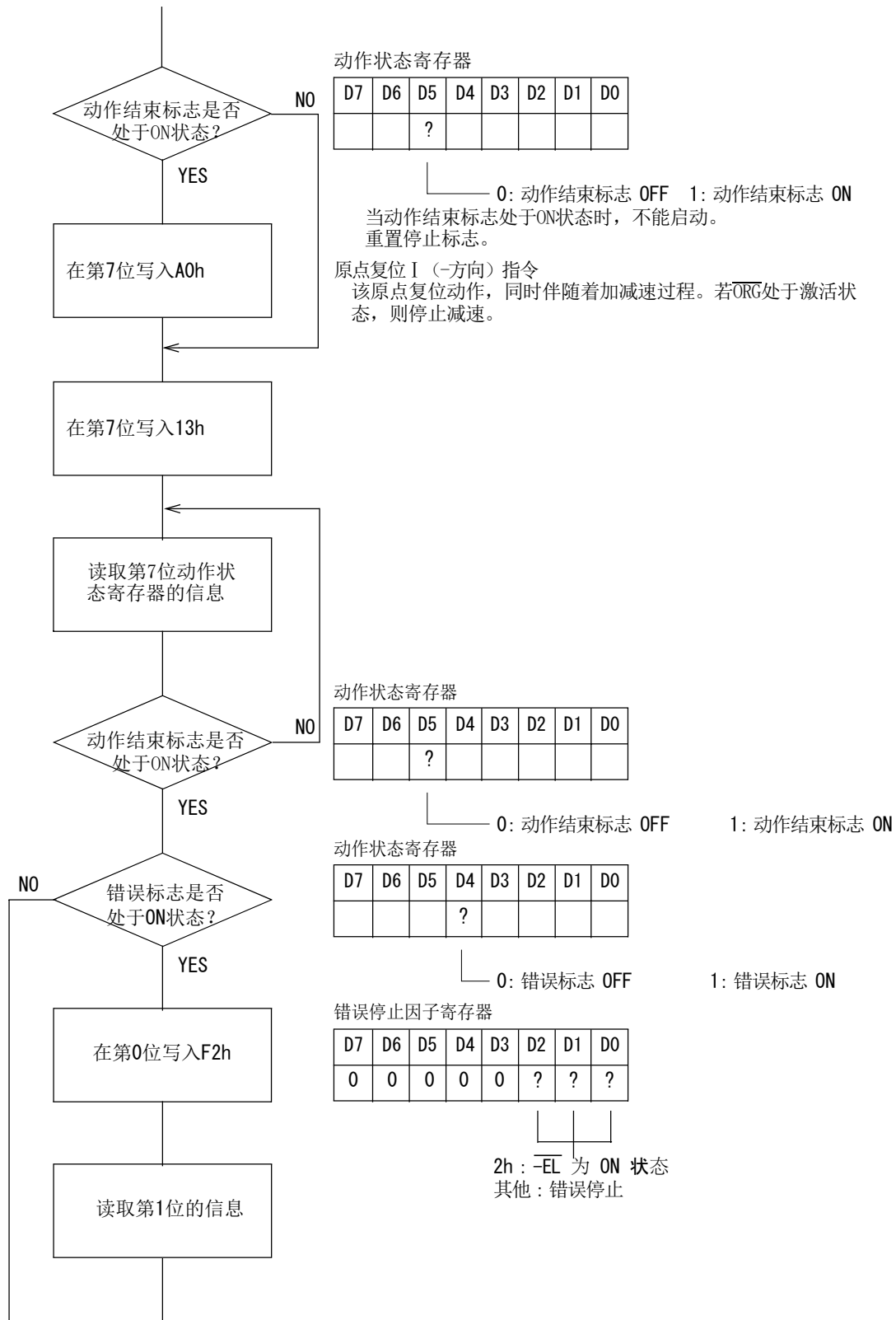
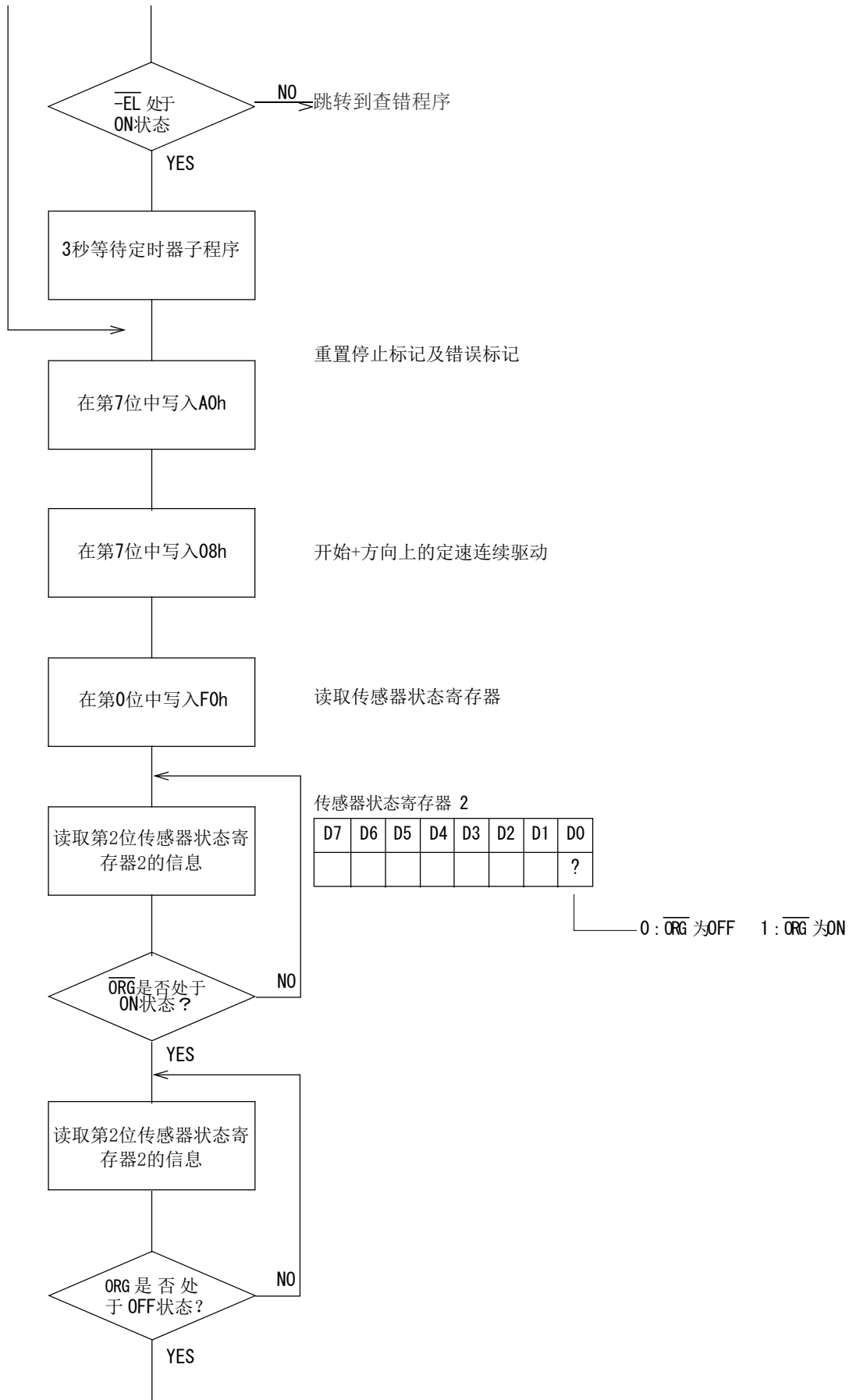
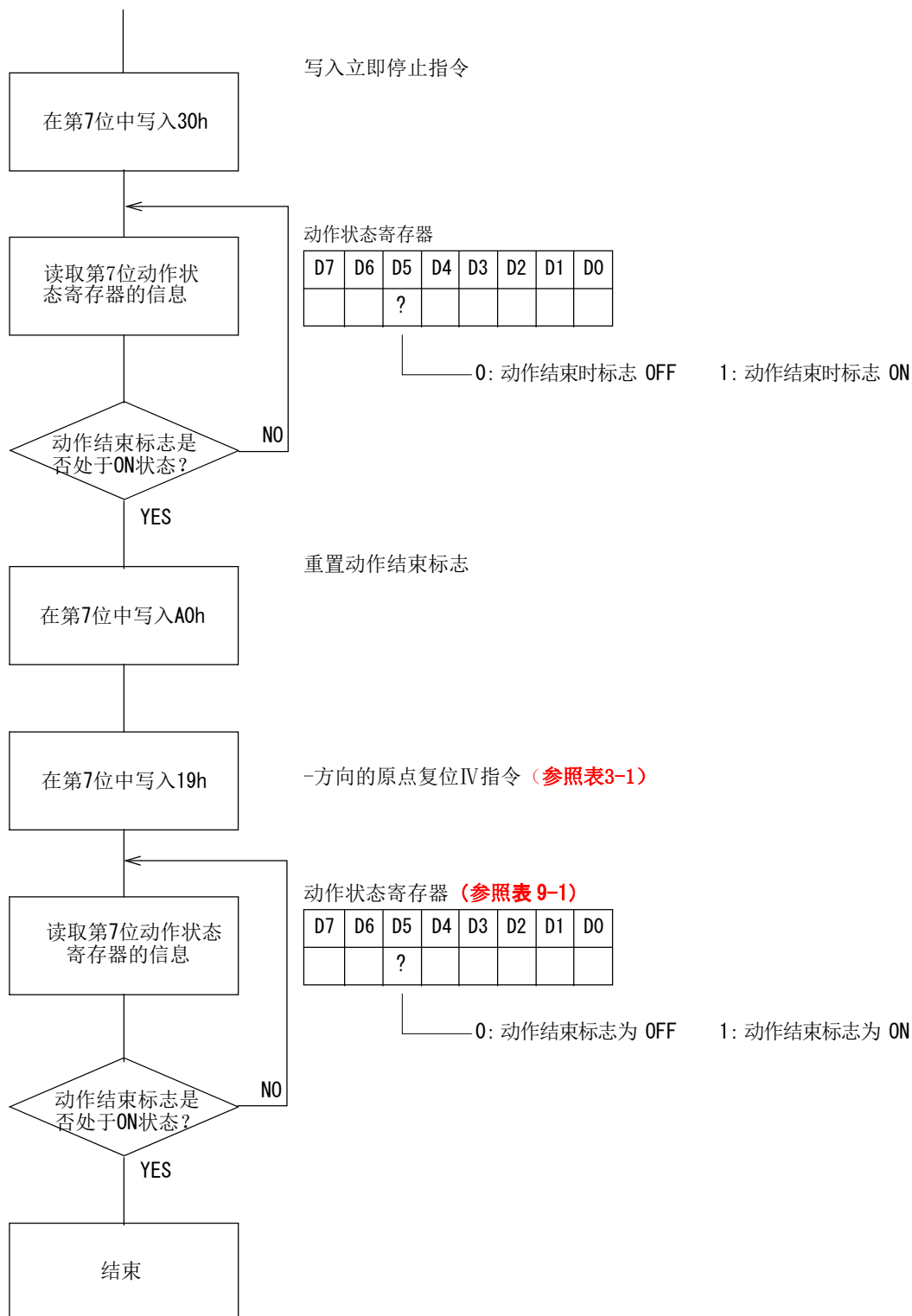


图 10-6：原点复位的流程图（以#1轴为例）









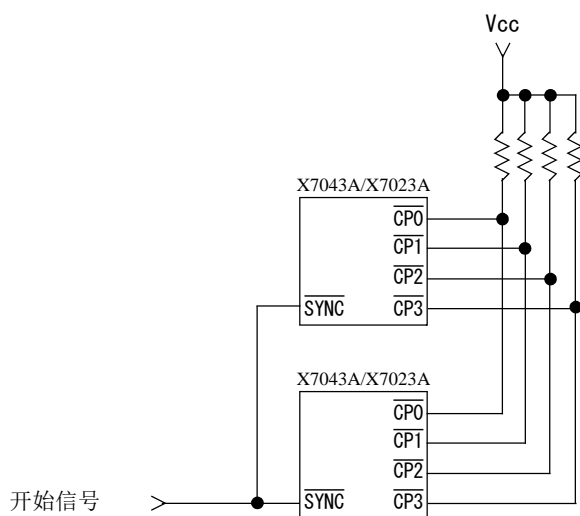
10-6 直线插补驱动

X7043A和X7023A不仅能在某一组件的轴间，也能够多个组件之间进行多轴直线插补。当在多个组件之间进行直线插补时，请按照下图所示进行连接。

10-6-1 硬件上的注意点

在进行组件间的直线插补时，使用多个X7043A和X7023A，如图10-7所示，连接SYNC端子和CP0~3的端子。

图 10-7: 直线插补的连接图



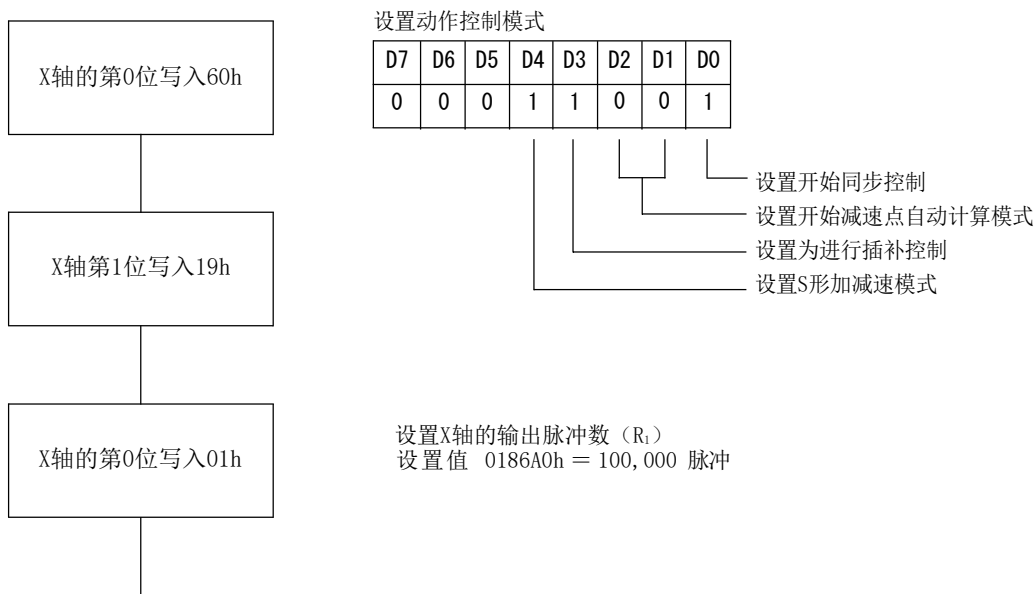
10-6-2 直线插补驱动的流程

在采用多轴直线插补驱动的模式时，各个轴的频率倍数（ R_0 ）、启动频率（ R_3 ）、最高频率（ R_4 ）、加速率（ R_5 ）、减速率（ R_6 ）、S曲线加减速段（ R_7 ）的各参数寄存器都全部要进行相同的设置。需将输出脉冲数（ R_1 ）设置为各轴的移动量（脉冲数），并且针对全部的轴，将直线插补基数设定寄存器（ R_8 ）设置为最大移动量（脉冲数）的轴的输出脉冲数。

对于开始减速点手动设置模式下的开始减速点（ R_2 ），需将全部的轴都设置为利用移动量最大的轴计算出来的数值。

在本节中，将说明初期设置和参数设置之后的流程图。

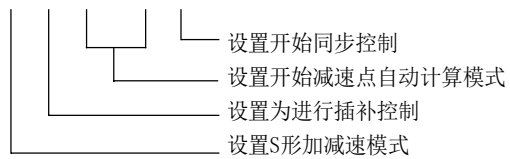
图 10-8：直线插补驱动流程图（以X轴、Y轴为例）





动作控制模式设置

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	1	1	0	0	1



输出脉冲数 (R_i) 的设置

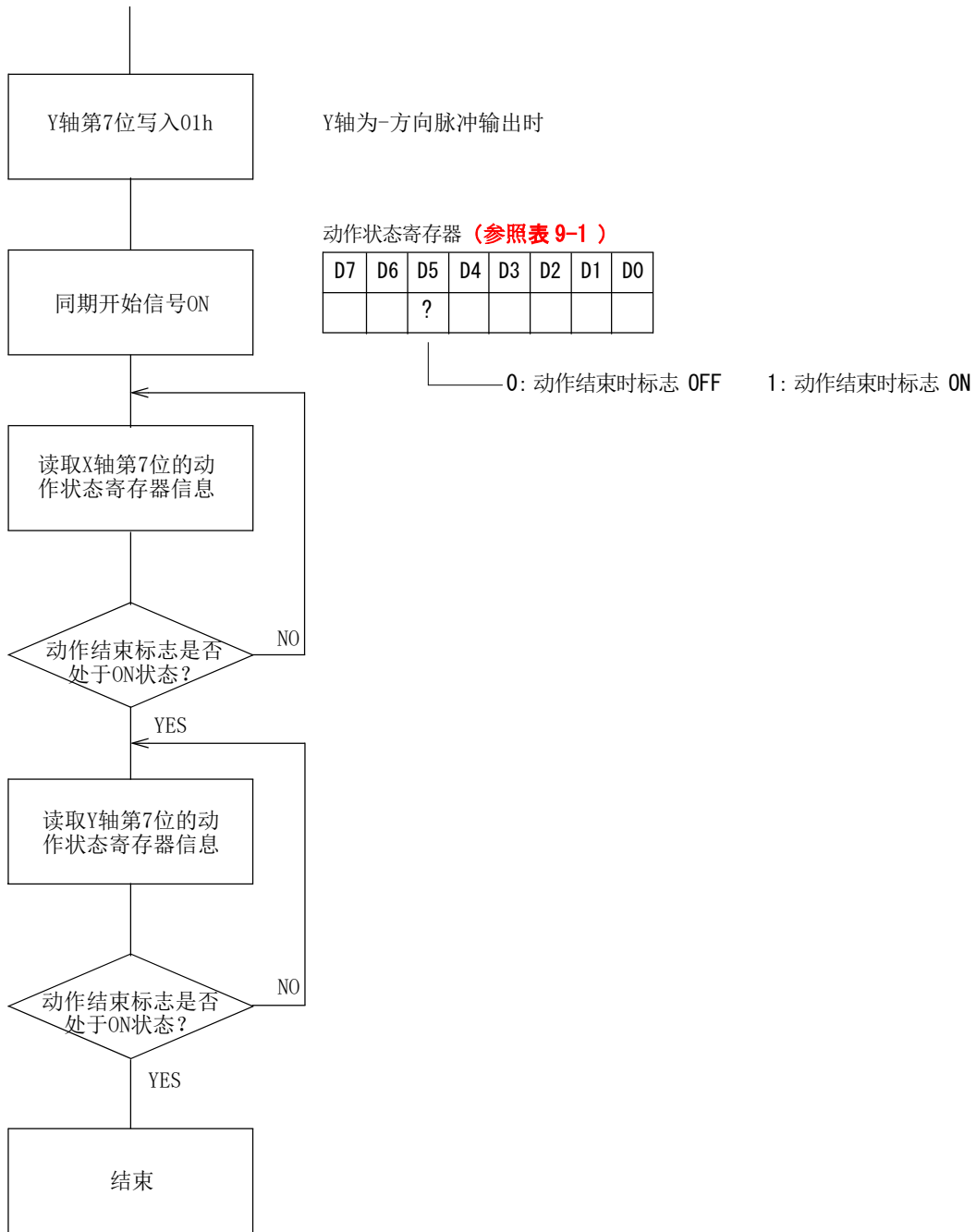
设置值 007530h = 30,000脉冲



设置X轴的直线插补基数 (R₈)
 X轴输出脉冲数 > Y轴输出脉冲数
 设置值 0186A0h = 100,000

设置Y轴的直线插补基数 (R₈)
 X轴输出脉冲数 > Y轴输出脉冲数
 设置值 0186A0h = 100,000

X轴为+方向脉冲输出时



11. 电气特性

11-1 绝对最大额定值 (V_{SS}=0V)

项目	符号	额定值	单位
电源电压	V _{dd} INT	-0.3 ~ +4.0	V
	V _{dd} IO	-0.3 ~ +7.0	
输入电压	V _{IN}	V _{dd} IO=3.3V -0.3 ~ V _{dd} IO+0.5	V
		V _{dd} IO=5V -0.3 ~ V _{dd} IO+0.5	
输出电流	I _O	±30	mA
保存温度	T _{stg}	-65 ~ +150	°C

11-2 推荐动作条件 (V_{SS}=0V)

项目	符号	额定	单位
电源电压	V _{dd} INT	3.00 ~ 3.60	V
	V _{dd} IO	4.5 ~ 5.5 或 3.00 ~ 3.60	
输入电压	V _{IN}	-0.3 ~ V _{dd} IO+0.3	V
输入上升时间 *1	t _{ri}	50 (max)	ns
输入衰减时间 *1	t _{fa}	50 (max)	ns
输入上升时间 *2	t _{ri}	5 (max)	ms
输入衰减时间 *2	t _{fa}	5 (max)	ms
周围温度	T _a	-40 ~ 85	°C

*1 D0 ~ 7, CP0 ~ 3, CLK, RST, A0 ~ 5, CS, RD, WR

*2 IN0 ~ 7, SYNC, CLRA, MARK, +SLD, -SLD, +EL, -EL, ORG, EZ, EA, EB, ALM, INP

11-3 DC 特性

11-3-1 DC 特性 (V_{DDIO}=5V±10%、T_a=-40 ~ +85 °C)

项目	符号	条件	MIN.	TYP.	MAX.	单位		
高电平输入电压 *1	V _{IH}		2.0			V		
高电平输入电压 *2			2.4					
低电平输入电压 *1	V _{IL}				0.8	V		
低电平输入电压 *2					0.6			
高电平输入电流	I _{IH}	V _{IH} = V _{DDIO}			1.0	μA		
低电平输入电流 *3	I _{IL}	V _{IL} = V _{SS}	-1.0			μA		
低电平输入电流 *4		V _{IL} = V _{SS} , 60kΩPullUP	-30					
高电平输出电压 *5	V _{OH}	I _{OH} = -12mA	4.6			V		
高电平输出电压 *6		I _{OH} = -8mA	4.6					
低电平输出电压 *5	V _{OL}	I _{OL} = 12mA			0.4	V		
低电平输出电压 *7		I _{OL} = 8mA			0.4			
输出漏电流 *8	I _{OZ}		-1		1	μA		
迟滞电压 *2	V _H		0.1			V		
耗电量(X7083A)	I _{INT}	f = 20MHz			82	mA		
	I _{IO} *9				45			
耗电量(X7043A)	I _{INT}				40			
	I _{IO} *9				40			
耗电量(X7023A)	I _{INT}				21			
	I _{IO} *9				29			
功率(X7083A)	P _{total}		f = 20MHz				492	mW
功率(X7043A)							330	
功率(X7023A)							210	

*1 $\overline{D0} \sim \overline{7}$, $\overline{CP0} \sim \overline{3}$, \overline{CLK} , \overline{RST} , $A0 \sim 5$, \overline{CS} , \overline{RD} , \overline{WR} *2 $\overline{IN0} \sim \overline{7}$, \overline{SYNC} , \overline{CLRA} , \overline{MARK} , $\overline{+SLD}$, $\overline{-SLD}$, $\overline{+EL}$, $\overline{-EL}$, \overline{ORG} , \overline{EZ} , \overline{EA} , \overline{EB} , \overline{ALM} , \overline{INP} *3 $\overline{D0} \sim \overline{7}$, \overline{CLK} , \overline{RST} , $A0 \sim 5$, \overline{CS} , \overline{RD} , \overline{WR} *4 $\overline{IN0} \sim \overline{7}$, \overline{SYNC} , \overline{CLRA} , \overline{MARK} , $\overline{+SLD}$, $\overline{-SLD}$, $\overline{+EL}$, $\overline{-EL}$, \overline{ORG} , \overline{EZ} , \overline{EA} , \overline{EB} , \overline{ALM} , \overline{INP} , $\overline{CP0} \sim \overline{3}$ *5 \overline{CLR} , \overline{SON} , \overline{PDIR} , \overline{POUT} , $\overline{OUT0} \sim \overline{7}$ *6 \overline{MOVE} , \overline{ERROR} , $\overline{D0} \sim \overline{7}$ *7 \overline{INT} , \overline{MOVE} , \overline{ERROR} , $\overline{D0} \sim \overline{7}$, $\overline{CP0} \sim \overline{3}$ *8 \overline{INT} , $\overline{D0} \sim \overline{7}$, $\overline{CP0} \sim \overline{3}$

*9 LSI的耗电量。请附加输出时的驱动电流。

11-3-2 DC 特性 (VddIO=3.3V±10%、Ta=-40 ~ +85 °C)

项目	符号	条件	MIN.	TYP.	MAX.	单位
高电平输入电压*1	V _{IH}		2.0			V
高电平输入电压*2			2.4			
低电平输入电压*1	V _{IL}				0.8	V
低电平输入电压*2					0.6	
高电平输入电流	I _{IH}	V _{IH} = VddIO			1.0	μA
低电平输入电流*3	I _{IL}	V _{IL} = Vss	-1.0			μA
低电平输入电流*4		V _{IL} = Vss, 100kΩPullUP	-30			
高电平输出电压*5	V _{OH}	I _{OH} = -12mA	2.9			V
高电平输出电压*6		I _{OH} = -6mA	2.9			
低电平输出电压*5	V _{OL}	I _{OL} = 12mA			0.4	V
低电平输出电压*7		I _{OL} = 6mA			0.4	
输出漏电流*8	I _{OZ}	V _{OUT} = Vdd or Vss	-1		1	μA
迟滞电压*2	V _H		0.1			V
消费电流(X7083A)*9	I _{total}	f = 20MHz			147	mA
消费电流(X7043A)*9					95	
消费电流(X7023A)*9					60	
功耗(X7083A)	P _{total}	f = 20MHz			485	mW
功耗(X7043A)					310	
功耗(X7023A)					200	

*1 D0 ~ 7, CP0 ~ 3, CLK, RST, A0 ~ 5, CS, RD, WR

*2 IN0 ~ 7, SYNC, CLRA, MARK, +SLD, -SLD, +EL, -EL, ORG, EZ, EA, EB, ALM, INP

*3 D0 ~ 7, CLK, RST, A0 ~ 5, CS, RD, WR

*4 IN0 ~ 7, SYNC, CLRA, MARK, +SLD, -SLD, +EL, -EL, ORG, EZ, EA, EB, ALM, INP, CP0 ~ 3

*5 CLR, SON, PDIR, POUT, OUT0 ~ 7

*6 MOVE, ERROR, D0 ~ 7

*7 INT, MOVE, ERROR, D0 ~ 7, CP0 ~ 3

*8 INT, D0 ~ 7, CP0 ~ 3

*9 LSI 的消费电流。 请附加输出时的驱动电流。

11-4 交换特性

11-4-1 CPU接口 (V_{ddIO}=5V±10%、V_{ddINT}=3.3V±10%、T_a=-40 ~ +85 °C)

项目	缩写	条件	MIN	TYP	MAX	单位
时钟频率	f _{CLK}				20	MHz
时钟周期	t _{CLK}		50			ns
时钟Low 时间	t _{PWL}		15			ns
时钟High 时间	t _{PWH}		16			ns
读取地址稳定时间	t _{AR}		6			ns
读取地址保持时间	t _{RA}		5			ns
读取脉冲宽度	t _{RR}		13			ns
数据延迟时间	t _{RD}	CL=100pF			11	ns
数据浮动延迟时间	t _{DF}	CL=100pF			5	ns
写入地址稳定时间	t _{AW}		0			ns
写入地址保持时间	t _{WA}		0			ns
写入 脉冲宽度	t _{WW}		5			ns
数据设定时间	t _{DW}		4			ns
数据保持时间	t _{WD}		0			ns
重置脉冲宽度	t _{RST}		3t _{CLK}			ns
重置动作时间	t _{RSTM}				3t _{CLK}	ns

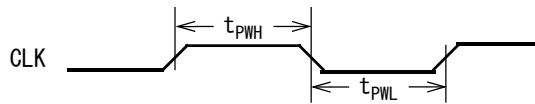
t_{CLK} : 标准时钟周期 (最小 50nsec)

11-4-2 CPU 接口 (V_{ddIO}=3.3V±10%、V_{ddINT}=3.3V±10%、T_a=-40 ~ +85 °C)

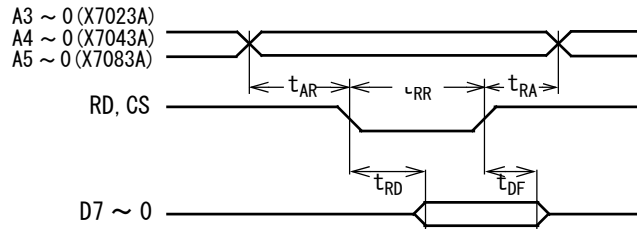
项目	缩写	条 件	MIN	TYP	MAX	单位
时钟频率	f _{CLK}				20	MHz
时钟周期	t _{CLK}		50			ns
时钟Low 时间	t _{PWL}		15			ns
时钟 High 时间	t _{PWH}		16			ns
读取地址稳定时间	t _{AR}		6			ns
读取地址保持时间	t _{RA}		5			ns
读取脉冲宽度	t _{RR}		15			ns
数据延迟时间	t _{RD}	CL=100pF			13	ns
数据浮动延迟时间	t _{DF}	CL=100pF			5	ns
写入地址稳定时间	t _{AW}		0			ns
写入地址保持时间	t _{WA}		0			ns
写入 脉冲宽度	t _{WW}		5			ns
数据设定时间	t _{DW}		4			ns
数据保持时间	t _{WD}		0			ns
重置脉冲宽度	t _{RST}		3t _{CLK}			ns
重置动作时间	t _{RSTM}				3t _{CLK}	ns

t_{CLK} : 标准时钟周期 (最小 50nsec)

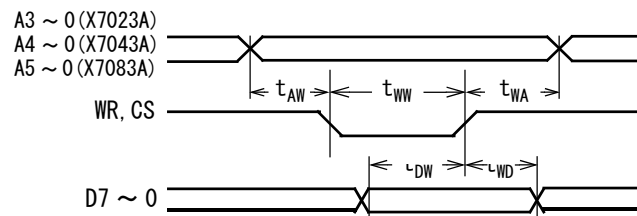
时钟



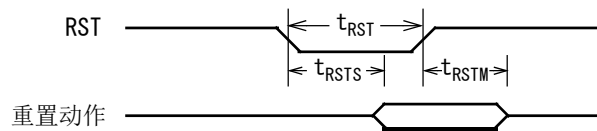
读取循环



写入循环



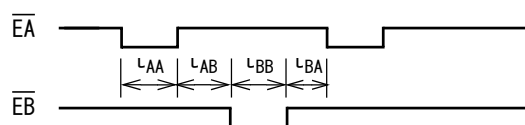
重置循环



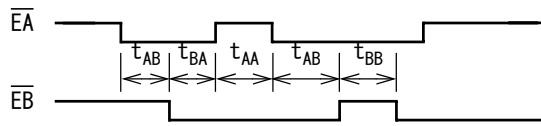
11-4-3 编码器接口

项目	符号	MIN	TYP	MAX	单位
A相边沿之后发生B相边沿时的边沿间隔	t_{AB}	$2.5t_{CLK}$			ns
B相边沿之后发生A相边沿时的边沿间隔	t_{BA}	$2.5t_{CLK}$			ns
A相边沿之后发生A相边沿时的边沿间隔	t_{AA}	$2.5t_{CLK}$			ns
B相边沿之后发生B相边沿时的边沿间隔	t_{BB}	$2.5t_{CLK}$			ns

双时钟输入

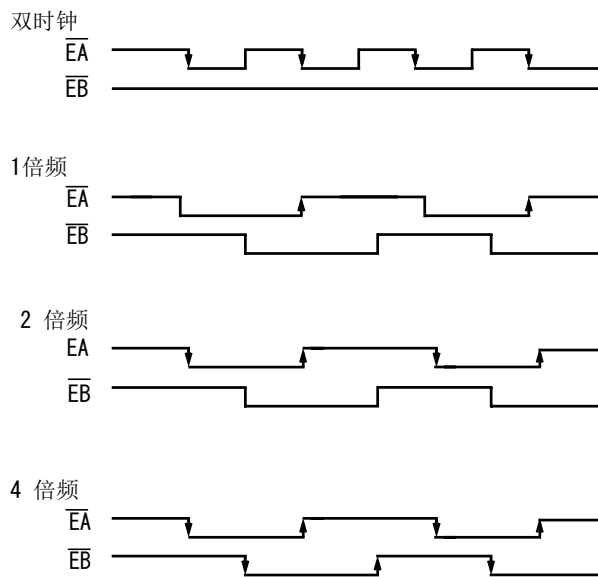


二相时钟输入

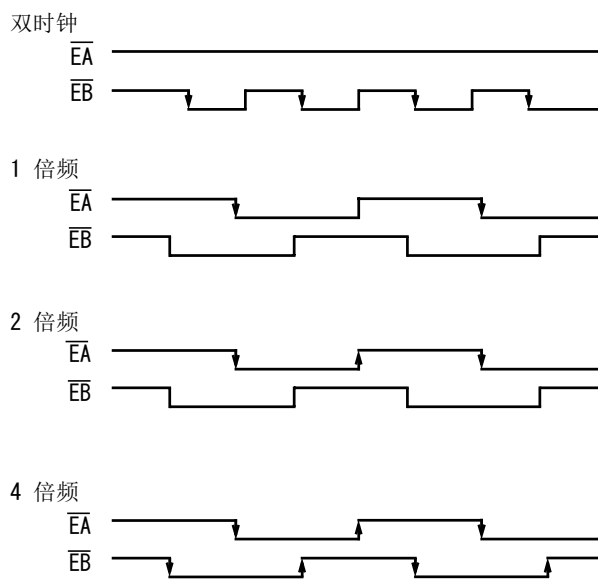


编码器输入计数时机（设置为正计数的情况）

正计数



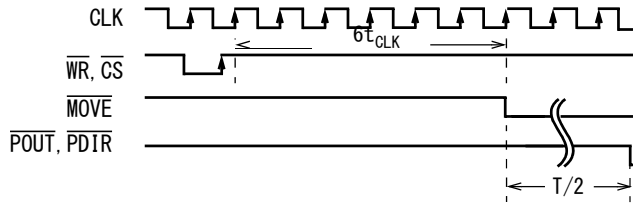
倒数计数



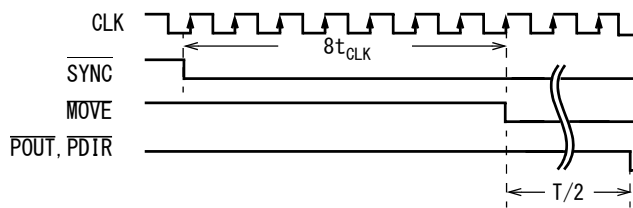
11-4-4 输出输入接口

开始脉冲输出

非开始同步模式



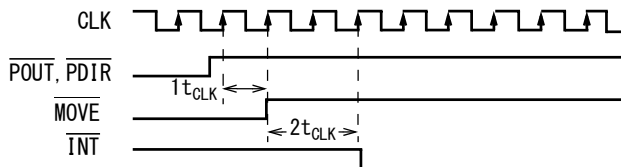
开始同步模式



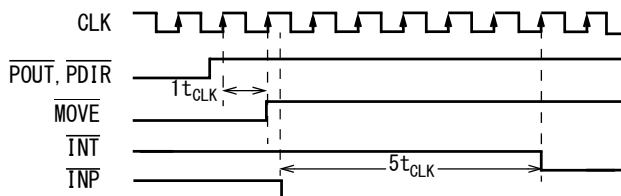
T : 启动频率的1个周期

脉冲停止

脉冲输出结束的同时结束动作的设置



定位结束的同时结束动作的设置

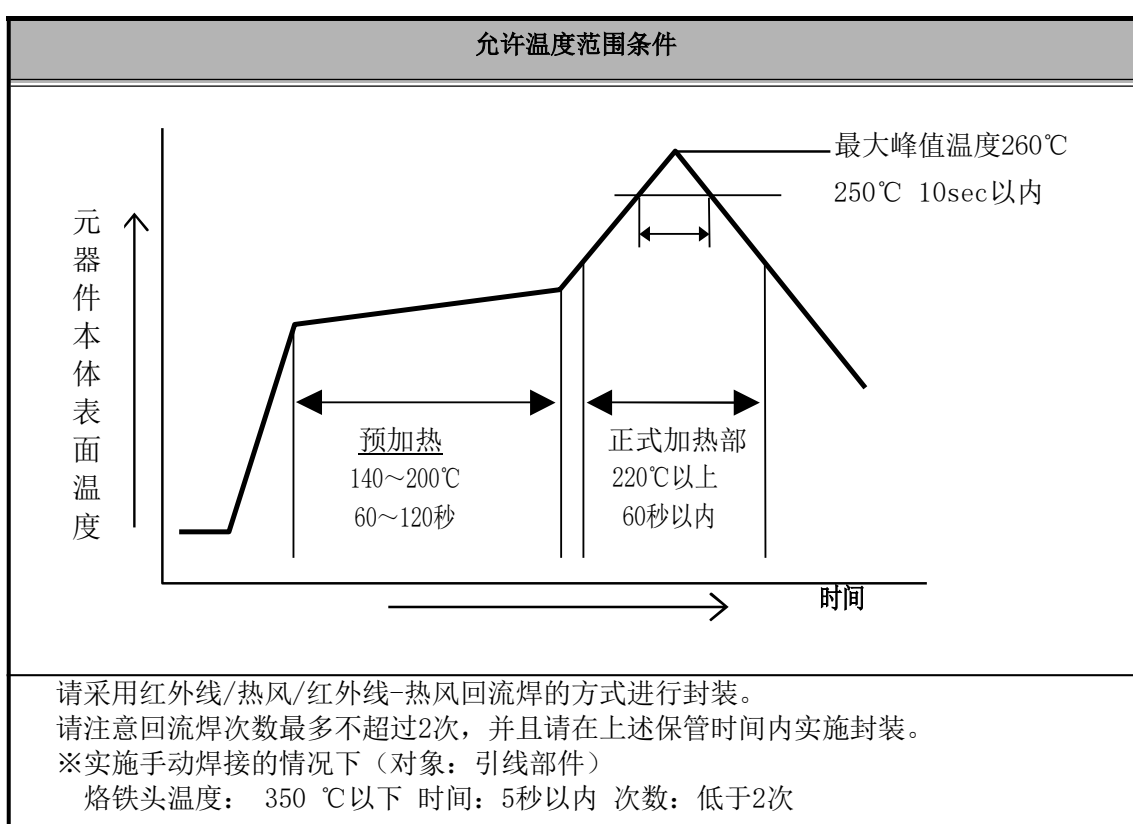


12. 本产品焊接封装时的注意事项

本产品为表面封装元器件（SMD）。

IC封装元器件相对于焊接应力的耐热性，受到产品的保存条件（环境）以及焊接方式-条件的影响。因此，请在下述焊接推荐条件范围内使用本产品。

封装前保管条件		
	保管条件	期间
防湿包装开封前	30 °C 85%RH 以下	1年
防湿包装开封后	30 °C 70%RH 以下	1周（168小时）



推荐干燥条件		
若包装（防湿袋）开封后的时间超过了所允许的保管期间，请在封装之前按照以下条件进行干燥处理。		
温度	时间	次数
125±5 °C	20-36 時間	低于2 次
实施烘烤后，至封装之前的保管条件与上述保管条件相同。 ※元器件以胶带或卷带形式出货的情况下，请将元器件转移到具备耐热性的托盘等容器中进行干燥处理。		

13. 修订履历

年月	内容
2013 年 7 月	Rev.0.1 暂定版
2013 年 10 月	Rev.1.0 · 修改本产品不使用危害环境主要化学物质的状况 · 修改本产品焊接封装时的注意事项
2016 年 2 月	Rev.2.0 · 增加有关X7083A的内容
2019 年 2 月	Rev.2.1 · 更正写入周期和恢复时间
2019 年 3 月	Rev.2.1 · 写周期后读取延迟的校正 · 本产品主要环境科学物质的非使用状况

最新信息详见网站主页。此外，主页中还公布有各种产品信息、指南等的下载和技术支持咨询等丰富内容。

Kyopal 主页



<http://www.kyopal.co.jp/>

有关产品的技术性问题，请咨询以下邮箱。

support@kyopal.co.jp

有关产品样机的租借事宜，请咨询以下邮箱。

sales@kyopal.co.jp

代理店

运用控制电路板&原创LSI，为FA要素技术提供解决方案。——

株式会社 **Kyopal**

京都市下京区西七条东石之坪町24 〒600-8895
TEL (075) 326-2580 (总机) / FAX (075) 326-2581

●由于产品不断改进，可能会在未通知的情况下更改规格，敬请谅解。

2019.06.26 Rev.2.2